

Rec'd PCT/PTO 02 DEC 2004

PCT/JP03/07544

13.06.03

日本国特許庁
JAPAN PATENT OFFICE

REC'D 01 AUG 2003

WIPO PCT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application: 2002年 6月13日

出願番号
Application Number: 特願2002-172213
[ST. 10/C]: [JP2002-172213]

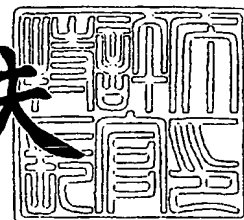
出願人
Applicant(s): キヤノン株式会社

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2003年 7月11日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



出証番号 出証特2003-3056643

【書類名】 特許願

【整理番号】 4695039

【提出日】 平成14年 6月13日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 21/00

【発明の名称】 電子放出素子、電子源、画像表示装置及び電子放出素子の製造方法

【請求項の数】 39

【発明者】

 【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社
社内

 【氏名】 市川 武史

【特許出願人】

 【識別番号】 000001007

 【氏名又は名称】 キヤノン株式会社

【代理人】

 【識別番号】 100096828

 【弁理士】

 【氏名又は名称】 渡辺 敬介

 【電話番号】 03-3501-2138

【選任した代理人】

 【識別番号】 100059410

 【弁理士】

 【氏名又は名称】 豊田 善雄

 【電話番号】 03-3501-2138

【選任した代理人】

【識別番号】 100110870

【弁理士】

【氏名又は名称】 山口 芳広

【電話番号】 03-3501-2138

【手数料の表示】

【予納台帳番号】 004938

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0101029

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電子放出素子、電子源、画像表示装置及び電子放出素子の製造方法

【特許請求の範囲】

【請求項 1】 カソード電極と、該カソード電極に電氣的に接続された層と、該層を構成する材料の抵抗率よりも抵抗率の低い材料を主体とする複数の粒子とを有し、

前記複数の粒子は、前記層中に配置されており、

前記層内の前記粒子の密度が、 1×10^{14} 個/cm³以上 5×10^{18} 個/cm³以下であることを特徴とする電子放出素子。

【請求項 2】 カソード電極と、該カソード電極に電氣的に接続された層と、該層を構成する材料の抵抗率よりも抵抗率の低い材料を主体とする複数の粒子とを有し、

前記複数の粒子は、前記層中に配置されており、

前記層を構成する主元素に対する前記粒子を構成する主元素の濃度が、0.001atm%以上1.5atm%以下であることを特徴とする電子放出素子。

【請求項 3】 カソード電極と、該カソード電極に電氣的に接続された層と、該層を構成する材料の抵抗率よりも抵抗率の低い材料を主体とする複数の粒子とを有し、

前記複数の粒子は、前記層中に配置されており、

前記層内の前記粒子の密度が、 1×10^{14} 個/cm³以上 5×10^{18} 個/cm³以下であり、

前記層を構成する主元素に対する前記粒子を構成する主元素の濃度が、0.001atm%以上1.5atm%以下であることを特徴とする電子放出素子。

【請求項 4】 カソード電極と、該カソード電極上に配置されたカーボンを主体とする層と、前記層中において隣り合うように配置された、各々が金属を主体とする、少なくとも2つの粒子と、を有し、

前記隣り合う2つの粒子は、一方の粒子が他方の粒子に比べて前記カソード電極側に配置されており、

前記金属は、C o、N i、F eの中から選択された金属であることを特徴とする電子放出素子。

【請求項 5】 カソード電極と、該カソード電極に接続する層と、を有する電子放出素子であって、

少なくとも 2 つの粒子が隣り合うことで構成された粒子群が、前記層内に多数配置されており、

前記粒子は、前記層を構成する材料の抵抗率よりも抵抗率の低い材料を主体としており、

前記隣り合う 2 つの粒子が 5 n m 以下の範囲内に配置されており、

前記隣り合う 2 つの粒子のうちの、一方の粒子が他方の粒子に比べて前記カソード電極側に配置されており、

前記多数の粒子群は、互いに、前記層の平均膜厚以上離れて配置されることを特徴とする電子放出素子。

【請求項 6】 カソード電極と、該カソード電極に接続する層と、を有する電子放出素子であって、

金属を主体とする少なくとも 2 つの粒子が隣り合うことで構成された粒子群が、前記層内に多数配置されており、

前記層は、前記金属を主体とする粒子よりも抵抗率の高い材料を主体としており、

前記隣り合う 2 つの粒子が 5 n m 以下の範囲内に配置されており、

前記隣り合う 2 つの粒子のうちの、一方の粒子が他方の粒子に比べて前記カソード電極側に配置されていることを特徴とする電子放出素子。

【請求項 7】 カソード電極と、該カソード電極に接続するカーボンを主体とする層と、を有する電子放出素子であって、

金属を主体とする少なくとも 2 つの粒子が隣り合うことで構成された粒子群が、前記層内に多数配置されており、

前記多数の粒子群は、互いに、前記層の平均膜厚以上離れて配置されており、

前記カーボン層中における前記金属の濃度が、前記カソード電極側よりも、前記カーボン層の表面側の方が低いことを特徴とする電子放出素子。

【請求項 8】 カソード電極と、該カソード電極に接続するカーボンを主体とする層と、を有する電子放出素子であって、

金属を主体とする少なくとも 2 つの粒子が隣り合うことで構成された粒子群が、前記層内に多数配置されており、

前記隣り合う 2 つの粒子のうちの、一方の粒子が他方の粒子に比べて前記カソード電極側に配置されており、

前記複数の粒子のうち、少なくとも一部の隣り合う粒子の間に、グラフェンを有することを特徴とする電子放出素子。

【請求項 9】 カソード電極と、該カソード電極に電氣的に接続された炭素を主体とする層と、該炭素を主体とする層中に配置された導電性の複数の粒子とを有しており、

前記炭素を主体とする層が、炭素元素に対して 0.1 at m % 以上の水素元素を含むことを特徴とする電子放出素子。

【請求項 10】 前記炭素を主体とする層が、炭素元素に対して 1 at m % 以上の水素元素を含むことを特徴とする請求項 9 に記載の電子放出素子。

【請求項 11】 前記炭素を主体とする層が、炭素元素に対して 20 at m % 以下の水素元素を含むことを特徴とする請求項 10 に記載の電子放出素子。

【請求項 12】 前記層の表面凹凸は、rms で膜厚の 1/10 より小さいことを特徴とする請求項 1～11 のいずれかに記載の電子放出素子。

【請求項 13】 前記層は、カーボンを主体とすることを特徴とする請求項 1～3、5、6 のいずれかに記載の電子放出素子。

【請求項 14】 前記層内のカーボンに対する水素の平均濃度が 0.1 at m % 以上であることを特徴とする請求項 4、7、8 のいずれかに記載の電子放出素子。

【請求項 15】 前記カーボンを主体とする層は、sp³結合を有することを特徴とする請求項 13 に記載の電子放出素子。

【請求項 16】 前記粒子は、金属を主体とすることを特徴とする請求項 1～3、5、9 のいずれかに記載の電子放出素子。

【請求項 17】 前記金属は、Co、Ni、Feの中から選択された金属で

あることを特徴とする請求項 6～8、16 のいずれかに記載の電子放出素子。

【請求項 18】 前記粒子は、単結晶の金属を主体とすることを特徴とする請求項 1～3、5、9 のいずれかに記載の電子放出素子。

【請求項 19】 前記粒子は、その平均粒径が、1 nm 以上 10 nm 以下であることを特徴とする請求項 1～9 のいずれかに記載の電子放出素子。

【請求項 20】 前記層は、厚さが 100 nm 以下であることを特徴とする請求項 1～9 のいずれかに記載の電子放出素子。

【請求項 21】 前記複数の粒子のうち、少なくとも 2 つの隣り合う粒子が 5 nm 以下に配置されていることを特徴とする請求項 1～4、7～9 のいずれかに記載の電子放出素子。

【請求項 22】 前記層中の前記粒子の密度が、 1×10^{14} 個/cm³ 以上 5×10^{18} 個/cm³ 以下であることを特徴とする請求項 4～9 のいずれかに記載の電子放出素子。

【請求項 23】 前記層中の前記粒子の密度が、 1×10^{15} 個/cm³ 以上 5×10^{17} 個/cm³ 以下であることを特徴とする請求項 1～9 のいずれかに記載の電子放出素子。

【請求項 24】 前記層を構成する主元素に対する前記粒子を構成する主元素の濃度が、0.001 atm% 以上 1.5 atm% 以下である請求項 4～9 のいずれかに記載の電子放出素子。

【請求項 25】 前記層を構成する主元素に対する前記粒子を構成する主元素の濃度が、0.05 atm% 以上 1 atm% 以下である請求項 1～9 のいずれかに記載の電子放出素子。

【請求項 26】 前記複数の粒子は、隣り合う少なくとも 2 つの粒子で構成される粒子群として前記層内に多数分散配置されており、

前記 2 つの隣り合う粒子は、一方の粒子が他方の粒子よりも前記カソード電極側に位置しており、

前記多数の粒子群は、互いに、前記層の平均膜厚以上離れて配置されることを特徴とする請求項 1～3、9 のいずれかに記載の電子放出素子。

【請求項 27】 前記電子放出素子は、さらに、前記カソード電極上に配置

された第1の開口を有する絶縁膜と、該絶縁膜上に配置された第2の開口を有するゲート電極とを有しており、前記第1の開口と前記第2の開口が連通しており、前記層が前記第1の開口内に露出していることを特徴とする請求項1～26のいずれかに記載の電子放出素子。

【請求項28】 請求項1～27のいずれかに記載の電子放出素子を多数配列したことを特徴とする電子源。

【請求項29】 請求項28に記載の電子源と電子が照射されることで発光する発光部材とを有することを特徴とする画像表示装置。

【請求項30】 電子放出素子の製造方法であって、
金属を含み、該金属よりも抵抗率の高い材料を主体とする層を形成する工程と、
水素を含む雰囲気中にて、前記層を加熱する工程と、
を有することを特徴とする電子放出素子の製造方法。

【請求項31】 前記水素を含む雰囲気は、さらに、炭化水素を含むことを特徴とする請求項30に記載の電子放出素子の製造方法。

【請求項32】 前記炭化水素がアセチレンであることを特徴とする請求項31に記載の電子放出素子の製造方法。

【請求項33】 前記金属がV I I I族元素である請求項30～32のいずれかに記載の電子放出素子の製造方法。

【請求項34】 前記金属がC o、N i、F eのいずれかであることを特徴とする請求項30～32のいずれかに記載の電子放出素子の製造方法。

【請求項35】 前記加熱する工程における熱処理温度が450℃以上であることを特徴とする請求項30～34のいずれかに記載の電子放出素子の製造方法。

【請求項36】 前記金属よりも抵抗率の高い材料を主体とする層が、炭素を主体とする層であることを特徴とする請求項30～35のいずれかに記載の電子放出素子の製造方法。

【請求項37】 前記金属は、炭素元素に対して0.001atm%以上5atm%以下の割合で、前記加熱する工程の前の前記炭素を主体とする層内に含

まれることを特徴とする請求項 36 に記載の電子放出素子の製造方法。

【請求項 38】 前記金属は、炭素元素に対して 0.001 at m % 以上 1.5 at m % 以下の割合で、前記加熱する工程の前の前記炭素を主体とする層内に含まれることを特徴とする請求項 36 に記載の電子放出素子の製造方法。

【請求項 39】 前記加熱する工程の前の前記炭素を主体とする膜は、s p³結合を有することを特徴とする請求項 36 ～ 38 のいずれかに記載の電子放出素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電子放出膜を用いた電子放出素子、該電子放出素子を多数配置してなる電子源、該電子源を用いて構成した画像表示装置に関する。

【0002】

【従来の技術】

電子放出膜を用いた電子放出素子を、蛍光体を用いた画像表示装置に応用するには、蛍光体を十分な輝度で発光させる放出電流が電子放出素子には必要である。また、画像表示装置（ディスプレイ）の高精細化のためには蛍光体に照射される電子ビームの径が小さいものである事が要求される。さらには、装置自体が製造し易いという事が重要である。

【0003】

電子放出素子の 1 種である冷陰極電子源には、電界放出型（以下、「FE 型」と称する）や、表面伝導型電子放出素子等がある。

【0004】

FE 型ではスピントタイプが効率が高く期待されているが、スピントタイプの電子放出素子では製造工程が複雑な上、電子ビームが発散しやすい。そのため、電子ビームの広がりを防ぐために、電子放出部上方に収束電極を配置する必要がある。

【0005】

一方、電子ビーム径がスピントタイプ程広がらない電子放出素子の例として、

たとえば、特開平8-096703号公報、特開平8-096704号公報、特開平8-264109号公報などに開示されたものがある。これらの電子放出素子は、孔内に配置した平坦な薄膜（電子放出膜）から電子放出を行なわせるものである。そのため、電子放出膜上に比較的平坦な等電位面が形成され電子ビームの広がりが小さくなると共に、比較的簡易に製造できる。また、電子放出膜を構成する物質として低仕事関数の材料を使用することで、電子放出に必要な駆動電圧の低減を図ることができる。さらに、電子放出が面で行われるために、電界の集中を緩和することができる。そのため、電子放出素子の長寿命化を図ることができる。このような平坦な電子放出膜として炭素系電子放出膜が提案されている。カーボン膜を用いた電子放出素子は、例えば、“A study of electron field emission as a function of film thickness from amorphous carbon films” R. D. Forrest et al., Applied Physics Letters, Volume 73, Number 25, 1998, p3784などに開示されている。また各種金属をカーボン膜に入れた例が“Electron field emission from Ti-containing tetrahedral amorphous carbon films deposited by filtered cathodic vacuum arc” X. Z. Ding et al. Journal of applied physics Volume 88, Number 11, 2000, p6842や、“Field emission from cobalt-containing amorphous carbon composite films heat-treated in an acetylene ambient” Y. J. Li et al. Applied Physics Letters, Volume 77, Number 13, 2000, p2021や、“Low-macroscopic-field electron emission from carbon films and other electrically nanostructured heterogeneous ma

materials: hypotheses about emission mechanism" Richard G. Forbes, Solid-State Electronics 45 (2001) 779-808や、"Field emission from metal-containing amorphous carbon composite films" S. P. Lau et al., Diamond Related Materials, 10 (2001) 1727-1731や、特開2001-6523号公報や、特開2001-202870号公報などに開示されている。

【0006】

また、その他にも導電性材料と絶縁材料を用いた電子放出膜はいろいろと検討されており、例えば、"Enhanced cold-cathode emission using composite resin-carbon coatings" S. Bajic and R. V. Latham., J. Phys. D: Appl. Phys. 21 (1988) pp. 200-204や、"Field emitting inks for consumer-priced broad-area flat-panel displays" A. P. Burden et al., J. Vac. Sci. Technol. B 18 (2), Mar/Apr (2000) pp. 900-904や、実開平4-131846号公報などに開示されている。さらには、特開2001-101966号公報のように導電性材料を絶縁性材料の細孔中に入れるものや、USP 4663559のようにセラミックスと金属のサーメットで金属から絶縁層に電子を注入させ電子放出させるというような報告がある。

【0007】

【発明が解決しようとする課題】

電子放出素子を画像表示装置として応用した例を図18に示す。ゲート電極層1002のラインとカソード電極層1004のラインがマトリクス状に配列され、両ラインの交差部に電子放出素子1014が配置され、情報信号に応じて、選択された交差部にある電子放出素子1014から電子が放出され、アノード1012の電圧により加速されて蛍光体1013に入射する。いわゆる3極デバイス

である。

【0008】

画像表示装置への応用を電界放出型電子放出素子で考えた場合には、

- (1) 電子ビーム径が小さいこと、
 - (2) 電子放出面積が大きいこと、
 - (3) 電子放出点密度 (ESD (Emission site density)) が多く電流密度が大きいこと、
 - (4) 低電圧で高効率な電子放出が可能であること、
 - (5) 製造プロセスが容易であること、
- の各要件を同時に満たすことが求められる。

【0009】

しかしながら、上記した従来の電子放出膜を用いた素子では、上記各要件を同時に満足のできる状態で実現できていない。

【0010】

そこで、本発明は上記の従来技術の課題を解決するためになされたもので、その目的とするところは、電子ビーム径が小さく、電子放出面積が大きく、低電圧で高効率な電子放出が可能で、製造プロセスが容易な電界放出型の電子放出素子、電子源、及び画像表示装置を提供することにある。

【0011】

【課題を解決するための手段】

上記目的を達成するために成された本発明の構成は、以下の通りである。

【0012】

即ち、本発明は、カソード電極と、該カソード電極に電氣的に接続された層と、該層を構成する材料の抵抗率よりも抵抗率の低い材料を主体とする複数の粒子とを有し、前記複数の粒子は、前記層中に配置されており、前記層内の前記粒子の密度が、 1×10^{14} 個/cm³以上 5×10^{18} 個/cm³以下であることを特徴とする電子放出素子を提供する。

【0013】

また本発明は、カソード電極と、該カソード電極に電氣的に接続された層と、

該層を構成する材料の抵抗率よりも抵抗率の低い材料を主体とする複数の粒子とを有し、前記複数の粒子は、前記層中に配置されており、前記層を構成する主元素に対する前記粒子を構成する主元素の濃度が、 $0.001 \text{ atm}\%$ 以上 $1.5 \text{ atm}\%$ 以下であることを特徴とする電子放出素子を提供する。

【0014】

また本発明は、カソード電極と、該カソード電極に電氣的に接続された層と、該層を構成する材料の抵抗率よりも抵抗率の低い材料を主体とする複数の粒子とを有し、前記複数の粒子は、前記層中に配置されており、前記層内の前記粒子の密度が、 $1 \times 10^{14} \text{ 個}/\text{cm}^3$ 以上 $5 \times 10^{18} \text{ 個}/\text{cm}^3$ 以下であり、前記層を構成する主元素に対する前記粒子を構成する主元素の濃度が、 $0.001 \text{ atm}\%$ 以上 $1.5 \text{ atm}\%$ 以下であることを特徴とする電子放出素子を提供する。

【0015】

また本発明は、カソード電極と、該カソード電極上に配置されたカーボンを主体とする層と、前記層中において隣り合うように配置された、各々が金属を主体とする、少なくとも2つの粒子と、を有し、

前記隣り合う2つの粒子は、一方の粒子が他方の粒子に比べて前記カソード電極側に配置されており、前記金属は、C o、N i、F eの中から選択された金属であることを特徴とする電子放出素子を提供する。

【0016】

また本発明は、カソード電極と、該カソード電極に接続する層と、を有する電子放出素子であって、少なくとも2つの粒子が隣り合うことで構成された粒子群が、前記層内に多数配置されており、前記粒子は、前記層を構成する材料の抵抗率よりも抵抗率の低い材料を主体としており、前記隣り合う2つの粒子が 5 nm 以下の範囲内に配置されており、前記隣り合う2つの粒子のうちの、一方の粒子が他方の粒子に比べて前記カソード電極側に配置されており、前記多数の粒子群は、互いに、前記層の平均膜厚以上離れて配置されることを特徴とする電子放出素子を提供する。

【0017】

また本発明は、カソード電極と、該カソード電極に接続する層と、を有する電

子放出素子であって、金属を主体とする少なくとも2つの粒子が隣り合うことで構成された粒子群が、前記層内に多数配置されており、前記層は、前記金属を主体とする粒子よりも抵抗率の高い材料を主体としており、前記隣り合う2つの粒子が5 nm以下の範囲内に配置されており、前記隣り合う2つの粒子のうちの、一方の粒子が他方の粒子に比べて前記カソード電極側に配置されていることを特徴とする電子放出素子を提供する。

【0018】

また本発明は、カソード電極と、該カソード電極に接続するカーボンを主体とする層と、を有する電子放出素子であって、金属を主体とする少なくとも2つの粒子が隣り合うことで構成された粒子群が、前記層内に多数配置されており、前記多数の粒子群は、互いに、前記層の平均膜厚以上離れて配置されており、前記カーボン層中における前記金属の濃度が、前記カソード電極側よりも、前記カーボン層の表面側の方が低いことを特徴とする電子放出素子を提供する。

【0019】

また本発明は、カソード電極と、該カソード電極に接続するカーボンを主体とする層と、を有する電子放出素子であって、金属を主体とする少なくとも2つの粒子が隣り合うことで構成された粒子群が、前記層内に多数配置されており、前記隣り合う2つの粒子のうちの、一方の粒子が他方の粒子に比べて前記カソード電極側に配置されており、前記複数の粒子のうち、少なくとも一部の隣り合う粒子の間に、グラフェンを有することを特徴とする電子放出素子を提供する。

【0020】

また本発明は、カソード電極と、該カソード電極に電氣的に接続された炭素を主体とする層と、該炭素を主体とする層中に配置された導電性の複数の粒子とを有しており、前記炭素を主体とする層が、炭素元素に対して0.1 at m %以上の水素元素を含むことを特徴とする電子放出素子を提供する。

【0021】

本発明の電子放出素子においては、前記炭素を主体とする層が、炭素元素に対して1 at m %以上20 at m %以下の水素元素を含むことが好ましい。

また、前記層の表面凹凸は、rmsで膜厚の1/10より小さいことが好まし

い。

また、前記層は、カーボンを主体とすることが好ましい。

また、前記層内のカーボンに対する水素の平均濃度が 0.1 at m\% 以上であることが好ましい。

また、前記カーボンを主体とする層は、 sp^3 結合を有することが好ましい。

また、前記粒子は、金属を主体とすることが好ましい。

また、前記金属は、 Co 、 Ni 、 Fe の中から選択された金属であることが好ましい。

また、前記粒子は、単結晶の金属を主体とすることが好ましい。

また、前記粒子は、その平均粒径が、 1 nm 以上 10 nm 以下であることが好ましい。

また、前記層は、厚さが 100 nm 以下であることが好ましい。

また、前記複数の粒子のうち、少なくとも2つの隣り合う粒子が 5 nm 以下に配置されていることが好ましい。

また、前記層中の前記粒子の密度が、 $1 \times 10^{14} \text{ 個/cm}^3$ 以上 $5 \times 10^{18} \text{ 個/cm}^3$ 以下であることが好ましく、 $1 \times 10^{15} \text{ 個/cm}^3$ 以上 $5 \times 10^{17} \text{ 個/cm}^3$ 以下であることが特に好ましい。

また、前記層を構成する主元素に対する前記粒子を構成する主元素の濃度が、 0.001 at m\% 以上 1.5 at m\% 以下であることが好ましく、 0.05 at m\% 以上 1 at m\% 以下であることが特に好ましい。

また、前記複数の粒子は、隣り合う少なくとも2つの粒子で構成される粒子群として前記層内に多数分散配置されており、前記2つの隣り合う粒子は、一方の粒子が他方の粒子よりも前記カソード電極側に位置しており、前記多数の粒子群は、互いに、前記層の平均膜厚以上離れて配置されることが好ましい。

【0022】

また、本発明の電子放出素子は、さらに、前記カソード電極上に配置された第1の開口を有する絶縁膜と、該絶縁膜上に配置された第2の開口を有するゲート電極とを有しており、前記第1の開口と前記第2の開口が連通しており、前記層が前記第1の開口内に露出していることが好ましい。

【0023】

また本発明は、本発明の電子放出素子を多数配列したことを特徴とする電子源を提供する。

【0024】

さらに本発明は、本発明の電子源と電子が照射されることで発光する発光部材とを有することを特徴とする画像表示装置を提供する。

【0025】

また本発明は、電子放出素子の製造方法であって、
金属を含み、該金属よりも抵抗率の高い材料を主体とする層を形成する工程と、
水素を含む雰囲気中にて、前記層を加熱する工程と、
を有することを特徴とする電子放出素子の製造方法を提供する。

【0026】

本発明の電子放出素子の製造方法においては、前記水素を含む雰囲気は、さらに、炭化水素を含むことが好ましい。

また、前記炭化水素がアセチレンであることが好ましい。

また、前記金属がV I I I族元素であることが好ましい。

また、前記金属がC o、N i、F eのいずれかであることが好ましい。

また、前記加熱する工程における熱処理温度が450℃以上であることが好ましい。

また、前記金属よりも抵抗率の高い材料を主体とする層が、炭素を主体とする層であることが好ましい。

また、前記金属は、炭素元素に対して0.001atm%以上5atm%以下の割合で、前記加熱する工程の前の前記炭素を主体とする層内に含まれることが好ましく、0.001atm%以上1.5atm%以下が特に好ましい。

また、前記加熱する工程の前の前記炭素を主体とする膜は、s p³結合を有することが好ましい。

【0027】

上記本発明によれば、放出される電流密度が高く、安定な低電界の電子放出を

得ることができると共に、高精細な電子ビームをも得ることができる。さらには、そのような電子放出素子を簡易に実現することもできる。そのため、上記本発明の電子放出素子を応用した電子源及び画像表示装置においては、高性能な電子源、画像表示装置を得ることができる。

【0028】

【発明の実施の形態】

以下に図面を参照して、この発明の好適な実施の形態を例示的に詳しく説明する。ただし、この実施の形態に記載されている構成部品の寸法、材質、形状、その相対配置などは、特に特定の記載がない限りは、この発明の範囲をそれらのみに限定する趣旨のものではない。

【0029】

図1は本発明の電子放出素子の一例の一部断面模式図を示す。図1において、1は基板、2は複数の粒子3を含む層、3は粒子、5はカソード電極である。カソード電極5と層2との間には、必要に応じて、抵抗層を配置することが好ましい。

【0030】

本発明の電子放出素子は、例えば図16に示すように、通常、基板1の表面と実質的に平行になるようにアノード電極12を配置して駆動され、層2からは、電子が基板1の表面に対して、実質的に垂直方向に向かって放出される。また、詳しくは後述するが、アノード電極12と層2との間には、さらにゲート電極8を配置する場合もある。

【0031】

複数の粒子3を含む層2の主体の抵抗率は、粒子3の抵抗率よりも高く設定される。そのため、基本的には、層2の主体は誘電体で構成され、粒子3の主体は導電体で構成される。粒子3の主体の抵抗率の100倍以上に層2の主体の抵抗率を設定することで、より低電界で電子放出を行うことができる。

【0032】

そして複数の粒子3を含む層2の主体となる材料は、詳しくは後述する電界集中だけを考えると誘電率が小さい材料ほど好ましい。しかし、電子放出材料とし

て考えると、好ましくは、炭素が用いられる。また、炭素を用いる場合には、層 2 中には sp^2 結合と sp^3 結合の双方を有することが好ましい。特にグラファイトのミクロな構造（グラフェン）と、 sp^3 結合を含有するバンド構造とを持つカーボン膜であれば、もともと電界集中が少なくても電子放出特性は良好である。そのため、上記カーボン膜を層 2 の主体として用い、さらに、その層 2 の中に粒子 3 を後述する構成に配置することで、さらなる電界集中の効果を付加することができ、特に好ましい電子放出特性を実現できる。ただし、前述したように、層 2 の抵抗は高く、実質的に絶縁体として機能することは重要である。そのため、上記カーボン膜の主体が、例えばダイヤモンドライクカーボン（DLC）等のアモルファスカーボンであると、 $1 \times 10 \sim 1 \times 10^{14} \Omega \text{ cm}$ 程度の抵抗率を得ることができ、誘電体として機能することができるので好ましい。

【0033】

一方、粒子 3 は、金属を主体として含むことが好ましく、具体的には、VIII 族元素が好ましい。さらには層 2 の主体が炭素である場合には、Ni、Fe、Co の中から選択された金属であることが好ましく、特には、Co が好ましい。Ni、Fe、Co と炭素ではバンド障壁が少ないため、電子注入による障害が少ない。また、粒子 3 は、上記金属の単結晶を主体とすることがより大きな放出電流密度を実現する上で好ましい。また、さらにグラファイトのミクロな構造であるグラフェンが粒子 3 の周り（特には隣り合う粒子の間）に配置されることで一層の低電界での安定な電子放出が可能になり、さらに電子放出特性は好ましくなる。また、上記した粒子の主体として Ni、Fe、Co を用い、層 2 の主体として炭素を用いると、後述する「凝集」を使って本発明の電子放出素子を作成する場合には、層 2 を構成する元素である炭素のグラファイト化が低温の熱処理で成長させやすいため、伝導経路の形成及び前述したグラファイトのミクロな構造を容易に形成できるので好ましい。

【0034】

本発明においては、複数の粒子 3 は、層 2 中に必ずしも均一に分散しているわけではない。図 1 に模式的に示したように、複数の粒子 3 は、ある程度の集合体（粒子群）10 になっており、そして、その集合体（粒子群）10 が層 2 中にお

いて離散的に配置されている。各集合体（粒子群）10間の間隔は、層2の平均膜厚以上離れていることが好ましい。離れる間隔としては、具体的には、層2の平均膜厚の1倍以上であり、好ましくは1.5倍以上1000倍以下である。これ以上の範囲になると、層2中の電子放出点密度（ESD）が、画像表示装置に要求される電子放出素子の特性を満たすことが難しくなる。

【0035】

このように、各集合体（粒子群）10が十分に離れることにより、電子放出のための閾値を下げることができる。これは、集合体（粒子群）10同士が離れることで、各々の電界集中を増大させる効果があるためである。尚、本発明においては、各集合体（粒子群）10間に、集合体10を形成していない、粒子3が存在する場合もある。

【0036】

そして、各々の集合体（粒子群）10を構成する複数の粒子は、層2の膜厚方向（カソード電極5側から層2の表面側に向かう方向）に、実質的に並ぶように配置されている。このような構成により、各集合体10に電界を集中させることができる。

【0037】

本発明においては、層2の膜厚方向に並ぶ粒子3の数に制限はなく、少なくとも2個以上であればよい。例えば、層2の膜厚方向に隣り合う2つの粒子が並んでいれば、この隣り合う2つの粒子の一方が他方よりもカソード電極5の表面（あるいは層2の表面）に近い位置に配置されていれば良い。しかし、電子放出のための閾値をより低くする上で、好ましくは、一方の粒子の中心位置よりもカソード電極5の表面（あるいは層2の表面）に近い位置に他方の粒子が配置され、さらには、一方の粒子と、カソード電極5の表面（あるいは層2の表面）との間の領域に他方の粒子が配置されることが好ましい。本発明においては、粒子3は、カソード電極5の表面（層2の表面）に対して垂直に並んでいることが好ましいが、必ずしもそのような配列に限定はされない。

【0038】

また、本発明においては、上記隣り合う粒子は、5nm以下の範囲内に配置さ

れることが好ましい。この範囲を超えると、電子放出のための閾値が極端に上がり始め、十分な放出電流を得ることも難しくなる。また、隣り合う粒子3同士は接触していても良い。粒子3の平均粒径を超えて間隔があくと電界集中は起こりにくくなるため好ましくない。また、本発明のように、層2中に含まれる導電体は粒子状であるため、例え接触したとしても隣り合う粒子間の抵抗は高くなる。そのため、層2内に存在する、1つ1つの電子放出点における、放出電流の極端な上昇を抑制することができ、電子放出を安定に行えると推測される。

【0039】

また、本発明においては、粒子3は実質的に層2中に完全に埋め込まれていることが好ましいが、一部層2の表面から露出していても良い。そのため、層2の表面凹凸は、 rms で、層2の平均膜厚の $1/10$ 以下であることが好ましい。この構成であれば層2の表面粗さに起因する電子ビームの発散を極力抑えることができる。また、上記構成によれば、粒子3の表面が真空中に存在するガスの影響を受けづらいので、安定な電子放出にも寄与していると推測される。

【0040】

上記した本発明の構成の電子放出素子によれば、誘電体の層2中に、導電体の粒子3による伝導経路が部分的（離散的）に形成されていると推測される。そのため、表面が平坦なカーボン膜に対して従来必要であったコンディショニングのような前処理が不要となり、部分的破壊やダメージを受けることなく良好な電子放出を実現することができる。ただし、単なる伝導経路、すなわち層2の全体に渡って均一に粒子が分散されると、電子放出のための閾値が高くなってしまう。このため、層2中の粒子3の密度は、 1×10^{14} 個/ cm^3 以上 5×10^{18} 個/ cm^3 以下であることが好ましく、さらには、 1×10^{15} 個/ cm^3 以上 5×10^{17} 個/ cm^3 以下であるとより低い電界での電子放出を実現することができる。また、同様の理由で、前記層を構成する主元素に対する前記粒子を構成する主元素の濃度が、 $0.001 \text{ atm}\%$ 以上 $1.5 \text{ atm}\%$ 以下の範囲が実用範囲であるが、さらには $0.05 \text{ atm}\%$ 以上 $1 \text{ atm}\%$ 以下であるとより低い電界での電子放出を実現することができる。上記範囲を超えると、上述したように、電子放出のための閾値が高くなってしまう。また、印加する駆動電圧が高くなり、結

果、放電破壊を引き起こす場合も生じてしまったり、あるいは十分な電子放出点密度が得られなくなる。そのため、画像表示装置に必要な放出電流密度を確保できなくなってしまう。

【0041】

ここで、上記数値範囲について説明する。集合体（粒子群）10が層2中に存在する数を、粒子の密度の関数として図3に示す。尚、Xは1つの集合体（粒子群）を構成する粒子数である。

【0042】

層2中の粒子3の密度を P 個/ cm^3 、層2の膜厚を h 、粒子の平均半径を r とすると、膜厚方向に粒子3が接続する領域（集合体10）の個数 E は $2rP(8r^3P)(h/2r-1)/\text{cm}^2$ である。図3は $r=2\text{nm}$ の時のグラフである。電界集中が起こりうる密度でかつ E を多く設定するのが好ましい。電界集中のために粒子3が2個以上重なり、かつその個数 E が 1×10^4 個/ cm^2 を超えるには $r=5\text{nm}$ の場合、最低でも $P=1 \times 10^{14}$ 個/ cm^3 が必要である。一方で、 P が 5×10^{18} 個/ cm^3 を超えると、粒子3が多すぎて、層2が単なる導電体となったり、集合体10への電界集中が起こりにくくなる。そのため、ESDが少なくなり電流密度も減少し、電子放出特性には好ましくない。

【0043】

層2の膜厚や粒子3の大きさにもよるが、粒子3の大きさを数nmで制御し、層2の膜厚を数十nmとすると、おおむね P の範囲としては、 1×10^{14} 個/ $\text{cm}^3 \leq P \leq 5 \times 10^{18}$ 個/ cm^3 が好ましい。粒子3の平均粒径（ $2r$ ）が $1 \sim 10\text{nm}$ であり、粒子3がCoを主体する場合、上記条件を満たす層2中のCo濃度は $0.001 \sim 1.5\text{atm}\%$ となる。理想的には P の範囲は、 1×10^{15} 個/ $\text{cm}^3 \leq P \leq 5 \times 10^{17}$ 個/ cm^3 が好ましい。例えば図3の例では、各集合体10が粒子が2個以上重なることで形成される場合、集合体10の個数 E は、 1×10^4 個/ cm^3 以上 1×10^{10} 個/ cm^3 以下である。

【0044】

ここで、電界集中に関して図2を用いて説明する。伝導経路の高さを h 、電子放出部の半径を r とすると $(2+h/r)$ 倍となる電界集中が生じ、更にその先

のミクロな形状により、同様な電界集中因子 β の電界集中が生じ、総合的にはその掛け算 $(2+h/r)\beta$ なる電界集中がおきる。従って、上述した形態を採用することにより、本発明の電子放出素子においては、より電子放出のしやすい電子放出膜を構成することができると考えられる。

【0045】

一方、放出されるビームの形状は、層2の膜厚、粒子3の大きさや形状、電界等の設計にもよるが、層2の膜厚が100nm以下の薄い膜厚の場合、非発散ビームを形成する上において重要である。さらに構造的なストレスも少なく、薄膜プロセスに適している。粒子3の大きさを大きくして同じ割合で膜厚が厚くなると、粒子群10のお互いの距離も遠くなり、単位面積あたりの電子放出点の数が少なくなってしまう。100nm以下の薄い膜厚に対する、粒子3の大きさは数nm(1nm以上10nm以下)が理想であり、カソード電極側から前記電子放出膜の表面に向けて数個の粒子が配列する形態が好ましい。

【0046】

さらに、層2の応力を緩和するには水素を混入させて、その応力を緩和するのがよい。例えばダイヤモンドライクカーボン(DLC)のような炭素を主体とした層2は硬度が硬く、応力も強い。従って、熱処理を含むプロセス適合性は必ずしも良くない。電子放出膜としては良質でも電子放出素子としてさらには電子源としてはプロセス的に不安定な場合には使用できないという課題も有り、水素による応力緩和によりプロセス製造上で安定な膜が形成できる事も重要である。このため、層2の主体が炭素である場合には、炭素元素に対して、0.1atm%以上の水素元素を含ませることで応力緩和を起こすことができ、特に1atm%以上含ませた際にはこの緩和が強く、硬度およびヤング率を小さくすることができる。但し、炭素元素に対する水素元素の比率が20atm%を超えると電子放出特性が悪くなり始めるので、実質的な上限は20atm%である。

【0047】

次に、本発明の電子放出素子の製造プロセスを説明する。ただしこの構造自体は一例であり、特に限定されないことは言うまでもない。

【0048】

図4を参照して、本発明の実施の形態に係る電子放出素子の製造方法の一例を説明する。本発明はこの製造方法に限定されないことは言うまでも無い。特に、構造の違いによる堆積順序、エッチング方法に関しては限定されず、実施例においても別途説明する。

【0049】

(工程1)

まず予め、その表面を十分に洗浄した、石英ガラス、Na等の不純物含有量を減少させたガラス、青板ガラス、シリコン基板等にスパッタ法等によりSiO₂を積層した積層体、アルミナ等セラミックスの絶縁性基板のうち、いずれか一つを基板1として用い、基板1上にカソード電極5を積層する。

【0050】

カソード電極5は一般的に導電性を有しており、蒸着法、スパッタ法等の一般的真空成膜技術により形成される。カソード電極5の材料は、例えば、Be, Mg, Ti, Zr, Hf, V, Nb, Ta, Mo, W, Al, Cu, Ni, Cr, Au, Pt, Pd等の金属または合金材料、TiC, ZrC, HfC, TaC, SiC, WC等の炭化物、HfB₂, ZrB₂, LaB₆, CeB₆, YB₄, Gd₂B₄等の硼化物、TiN, ZrN, HfN等の窒化物、Si, Ge等の半導体、有機高分子材料、アモルファスカーボン、グラファイト、ダイヤモンドライクカーボン、ダイヤモンドを分散した炭素及び炭素化合物等から適宜選択される。カソード電極5の厚さとしては、数十nmから数mmの範囲で設定され、好ましくは数百nmから数μmの範囲で選択される。

【0051】

(工程2)

ついで図4(a)に示すようにカソード電極5上に層2を堆積する。層2は蒸着法、スパッタ法、HFCVD(Hot Filament CVD)法等の一般的真空成膜技術で形成されるが限定されない。層(電子放出膜)2の膜厚としては、数nmから百nmの範囲で設定され、好ましくは数nmから数十nmの範囲で選択される。また、本工程は、後述する工程6の後(開口を有する絶縁層7および開口を有するゲート電極8を形成した後)に、開口9の中に露出したカソ

ード電極 5 上に、層 2 を選択的に堆積する場合もある。

【0052】

r f スパッタ法の場合雰囲気として例えば A r を用いるが、例えば A r / H₂ を用いると、層 2 中に水素を取り入れることができる。r f パワーやガス圧等のパラメーターは適宜定めればよい。

【0053】

さらに、粒子 3 の主体としてコバルトを用い、層 2 の主体として炭素を用いる場合には、例えば、グラファイトターゲット及びコバルトターゲットを用いるマルチターゲットを用いる方法やグラファイトとコバルトの混合した 1 つのターゲットを用いてコバルト含有量を制御する方法等選択すればよい。

【0054】

(工程 3)

そして、熱処理を行い炭素を主体とする層中に存在するコバルトなどの粒子 3 の原料を凝集させる工程を入れることで、前述した粒子 3 を形成する。ただし、上記凝集させる工程は、後ほどの工程で行っても良く、所望の工程で凝集させる工程を行う。熱処理は例えばランプ加熱により 450℃以上で行う。熱処理における雰囲気は水素を含む雰囲気中で行われるが、水素と炭化水素ガスとを含む雰囲気中で行われることがプロセスを短縮する観点においても好ましい。また、炭化水素ガスとしてはアセチレンガスやエチレンガス等が好ましい。水素とアセチレンガスの混合ガス中での熱処理においては、層 2 の表面の平坦性を保ったまま金属 (C o) の凝集反応を加速的に促進することができる。N₂雰囲気中での熱処理では層 2 の表面の凹凸が大きくなってしまう。

【0055】

(工程 4)

ついで、絶縁層 7 を堆積する。絶縁層 7 は、スパッタ法等の一般的な真空成膜法、CVD 法、真空蒸着法で形成され、その厚さとしては、数 nm から数 μm の範囲で設定され、好ましくは数十 nm から数百 nm の範囲から選択される。望ましい材料としては S i O₂, S i N, A l₂O₃, C a F, アンドープダイヤモンドなどの高電界に絶えられる耐圧の高い材料が望ましい。

【0056】

(工程5)

更に、絶縁層7に続きゲート電極8を堆積する(図4(b))。ゲート電極8は、カソード電極5と同様に導電性を有しており、蒸着法、スパッタ法等の一般的真空成膜技術、フォトリソグラフィ技術により形成される。ゲート電極8の材料は、例えば、Be, Mg, Ti, Zr, Hf, V, Nb, Ta, Mo, W, Al, Cu, Ni, Cr, Au, Pt, Pd等の金属または合金材料、TiC, ZrC, HfC, TaC, SiC, WC等の炭化物、HfB₂, ZrB₂, LaB₆, CeB₆, YB₄, Gd₂B₄等の硼化物、TiN, ZrN, HfN等の窒化物、Si, Ge等の半導体、有機高分子材料等から適宜選択される。ゲート電極8の厚さとしては、数nmから数 μ mの範囲で設定され、好ましくは数nmから数百nmの範囲で選択される。なお、電極8, 5は、同一材料でも異種材料でも良く、また、同一形成方法でも異種方法でも良い。

【0057】

(工程6)

次に、図4(c)に示すように、フォトリソグラフィ技術により開口パターンのマスクを形成し、エッチング処理を行い図4(d)に示す形態の電子放出素子を形成することができる。ゲート電極及び絶縁層7のエッチング工程は平滑かつ垂直なエッチング面が望ましく、それぞれの材料に応じて、エッチング方法を選択すれば良い。ドライでもウエットでも構わない。通常、開口9の径W1は素子を構成する材料や抵抗値、電子放出素子の材料の仕事関数と駆動電圧、必要とする電子放出ビームの形状により適宜設定される。通常、W1は数百nmから数十 μ mの範囲から選択される。

【0058】

次に本発明を適用した電子放出素子の応用例について以下に述べる。本発明の電子放出素子の複数個を基体上に配列し、例えば電子源、あるいは画像表示装置が構成できる。

【0059】

電子放出素子の配列については、種々のものが採用される。一例として、電子

放出素子をX方向及びY方向に行列状に複数個配し、同じ行に配された複数の電子放出素子の電極の一方を、X方向の配線に共通に接続し、同じ列に配された複数の電子放出素子の電極の他方を、Y方向の配線に共通に接続した単純マトリクス配置がある。

【0060】

以下、本発明を適用可能な電子放出素子を複数配して得られる単純マトリクス配置の電子源について、図5を用いて説明する。図5において、91は電子源基体、92はX方向配線、93はY方向配線である。94は本発明の電子放出素子である。

【0061】

m本のX方向配線92は、 D_{x1} , D_{x2} , ... D_{xm} からなり、真空蒸着法、印刷法、スパッタ法等を用いて形成された導電性金属等で構成することができる。配線の材料、膜厚、幅は、適宜設計される。Y方向配線93は、 D_{y1} , D_{y2} , ... D_{yn} のn本の配線よりなり、X方向配線92と同様に形成される。これらm本のX方向配線92とn本のY方向配線93との間には、不図示の層間絶縁層が設けられており、両者を電氣的に分離している (m, nは、共に正の整数)。

【0062】

不図示の層間絶縁層は、真空蒸着法、印刷法、スパッタ法等を用いて形成された SiO_2 等で構成される。例えば、X方向配線92を形成した基体91の全面或いは一部に所望の形状で形成され、特に、X方向配線92とY方向配線93の交差部の電位差に耐え得るように、膜厚、材料、製法が適宜設定される。X方向配線92とY方向配線93は、それぞれ外部端子として引き出されている。

【0063】

電子放出素子94を構成する一対の素子電極 (即ち、前述の電極5, 8) は、m本のX方向配線92とn本のY方向配線93と導電性金属等からなる結線によって電氣的に接続されている。

【0064】

X方向配線92とY方向配線93を構成する材料、結線を構成する材料及び一

対の素子電極を構成する材料は、その構成元素の一部あるいは全部が同一であっても、またそれぞれ異なってもよい。これら材料は、例えば前述の素子電極（電極 5, 8）の材料より適宜選択される。素子電極を構成する材料と配線材料が同一である場合には、素子電極に接続した配線は素子電極ということもできる。

【0065】

X方向配線 92 には、X方向に配列した電子放出素子 94 の行を、選択するための走査信号を印加する不図示の走査信号印加手段が接続される。一方、Y方向配線 93 には、Y方向に配列した電子放出素子 94 の各列を入力信号に応じて、変調するための不図示の変調信号発生手段が接続される。各電子放出素子に印加される駆動電圧は、当該素子に印加される走査信号と変調信号の差電圧として供給される。

【0066】

上記構成においては、単純なマトリクス配線を用いて、個別の素子を選択し、独立に駆動可能とすることができる。このような単純マトリクス配置の電子源を用いて構成した画像表示装置について、図 6 を用いて説明する。図 6 は、画像表示装置の表示パネルの一例を示す模式図である。

【0067】

図 6 において、91 は電子放出素子を複数配した電子源基体、101 は電子源基体 91 を固定したリアプレート、106 はガラス基体 103 の内面に画像形成部材である蛍光体としての蛍光膜 104 とメタルバック 105 等が形成されたフェースプレートである。102 は支持枠であり、支持枠 102 には、リアプレート 101、フェースプレート 106 がフリットガラス等を用いて接続されている。107 は外囲器であり、例えば大気中あるいは、窒素中で、400～500℃の温度範囲で 10 分以上焼成することで、封着して構成される。94 は、本発明における電子放出素子に相当する。92, 93 は、電子放出素子の一对の電極 8, 5 と接続された X 方向配線及び Y 方向配線である。

【0068】

外囲器 107 は、上述の如く、フェースプレート 106、支持枠 102、リアプレート 101 で構成される。リアプレート 101 は主に基体 91 の強度を補強

する目的で設けられるため、基体 91 自体で十分な強度を持つ場合は別体のリアプレート 101 は不要とすることができる。即ち、基体 91 に直接支持枠 102 を封着し、フェースプレート 106、支持枠 102 及び基体 91 で外囲器 107 を構成しても良い。一方、フェースプレート 106、リアプレート 101 間に、スペーサーとよばれる不図示の支持体を設置することにより、大気圧に対して十分な強度をもつ外囲器 107 を構成することもできる。

【0069】

なお、本発明の電子放出素子を用いた画像表示装置では、放出した電子軌道を考慮して電子放出素子 94 上部に蛍光体（蛍光膜 104）をアライメントして配置する。本発明においては、電子放出素子 94 の直上に電子ビームが到達するため、電子放出素子 94 の直上に蛍光膜 104 が配置されるように、位置あわせされて構成される。

【0070】

次に、封着工程を施した外囲器（パネル）を封止する真空封止工程について説明する。

【0071】

真空封止工程は、外囲器（パネル）107を加熱して、80～250℃に保持しながら、イオンポンプ、ソーブションポンプなどの排気装置により排気管（不図示）を通じて排気し、有機物質の十分少ない雰囲気にした後、排気管をバーナーで熱して溶解させて封じきる。外囲器107の封止後の圧力を維持するために、ゲッター処理を行なうこともできる。これは、外囲器107の封止を行う直前あるいは封止後に、抵抗加熱あるいは高周波加熱等を用いた加熱により、外囲器107内の所定の位置（不図示）に配置されたゲッターを加熱し、蒸着膜を形成する処理である。ゲッターは通常Ba等が主成分であり、該蒸着膜の吸着作用により、外囲器107内の雰囲気を維持するものである。

【0072】

以上の工程によって製造された単純マトリクス配置の電子源を用いて構成した画像表示装置は、各電子放出素子に、容器外端子Dox1～Doxm、Doy1～Doy nを介して電圧を印加することにより、電子放出が生ずる。また、高圧

端子113を介してメタルバック105、あるいは透明電極（不図示）に高圧 V_a を印加し、電子ビームを加速する。加速された電子は、蛍光膜104に衝突し、発光が生じて画像が形成される。

【0073】

次に、単純マトリクス配置の電子源を用いて構成した表示パネルに、NTSC方式のテレビ信号に基づいたテレビジョン表示を行う為の駆動回路の構成例について、図7を用いて説明する。図7において、121は画像表示パネル、122は走査回路、123は制御回路、124はシフトレジスタである。125はラインメモリ、126は同期信号分離回路、127は変調信号発生器、 V_x および V_a は直流電圧源である。

【0074】

表示パネル121は、端子 D_{ox1} 乃至 D_{oxm} 、端子 D_{oy1} 乃至 $D_{oy n}$ 、及び高圧端子 H_v を介して外部の電気回路と接続している。端子 D_{ox1} 乃至 D_{oxm} には、表示パネル内に設けられている電子源、即ち、M行N列の行列状にマトリクス配線された電子放出素子群を一行（N素子）ずつ順次駆動する為の走査信号が印加される。

【0075】

端子 D_{oy1} 乃至 $D_{oy n}$ には、前記走査信号により選択された一行の電子放出素子の各素子の出力電子ビームを制御する為の変調信号が印加される。高圧端子 H_v には、直流電圧源 V_a より、例えば10k[V]の直流電圧が供給されるが、これは電子放出素子から放出される電子ビームに蛍光体を励起するのに十分なエネルギーを付与する為の加速電圧である。

【0076】

走査回路122について説明する。同回路は、内部にM個のスイッチング素子を備えたもので（図中、 S_1 ないし S_m で模式的に示している）ある。各スイッチング素子は、直流電圧源 V_x の出力電圧もしくは0[V]（グラウンドレベル）のいずれか一方を選択し、表示パネル121の端子 D_{ox1} ないし D_{oxm} と電気的に接続される。 S_1 乃至 S_m の各スイッチング素子は、制御回路123が出力する制御信号 T_{scan} に基づいて動作するものであり、例えばFETのよう

なスイッチング素子を組み合わせることにより構成することができる。

【0077】

直流電圧源 V_x は、本例の場合に電子放出素子の特性（電子放出しきい値電圧）に基づき走査されていない素子に印加される駆動電圧が電子放出しきい値電圧以下となるような一定電圧を出力するよう設定されている。

【0078】

制御回路123は、外部より入力する画像信号に基づいて適切な表示が行なわれるように各部の動作を整合させる機能を有する。制御回路123は、同期信号分離回路126より送られる同期信号 T_{sync} に基づいて、各部に対して T_{scan} および T_{sft} および T_{mry} の各制御信号を発生する。

【0079】

同期信号分離回路126は、外部から入力されるNTSC方式のテレビ信号から同期信号成分と輝度信号成分とを分離する為の回路で、一般的な周波数分離（フィルター）回路等を用いて構成できる。同期信号分離回路126により分離された同期信号は、垂直同期信号と水平同期信号より成るが、ここでは説明の便宜上 T_{sync} 信号として図示した。前記テレビ信号から分離された画像の輝度信号成分は便宜上DATA信号と表した。該DATA信号はシフトレジスタ124に入力される。

【0080】

シフトレジスタ124は、時系列的にシリアルに入力される前記DATA信号を、画像の1ライン毎にシリアル／パラレル変換するためのもので、前記制御回路123より送られる制御信号 T_{sft} に基づいて動作する（即ち、制御信号 T_{sft} は、シフトレジスタ124のシフトクロックであるということもできる）。シリアル／パラレル変換された画像1ライン分（電子放出素子N素子分の駆動データに相当）のデータは、 I_{d1} 乃至 I_{dn} のN個の並列信号として前記シフトレジスタ124より出力される。

【0081】

ラインメモリ125は、画像1ライン分のデータを必要時間の間だけ記憶する為の記憶装置であり、制御回路123より送られる制御信号 T_{mry} に従って適

宜 I_{d1} 乃至 I_{dn} の内容を記憶する。記憶された内容は、 I'_{d1} 乃至 I'_{dn} として出力され、変調信号発生器 127 に入力される。

【0082】

変調信号発生器 127 は、画像データ I'_{d1} 乃至 I'_{dn} の各々に応じて電子放出素子の各々を適切に駆動変調する為の信号源であり、その出力信号は、端子 D_{oy1} 乃至 $D_{oy n}$ を通じて表示パネル 121 内の電子放出素子に印加される。

【0083】

本発明の電子放出素子は放出電流 I_e に対して以下の基本特性を有している。即ち、電子放出には明確なしきい値電圧 V_{th} があり、 V_{th} 以上の電圧を印加された時のみ電子放出が生じる。電子放出しきい値以上の電圧に対しては、素子への印加電圧の変化に応じて放出電流も変化する。このことから、本素子に電圧を印加する場合、例えば電子放出閾値以下の電圧を印加しても電子放出は生じないが、電子放出閾値以上の電圧を印加する場合には電子ビームが出力される。その際、印加電圧 V_f を変化させる事により出力電子ビームの強度を制御することが可能である。また、本素子にパルス電圧を印加する場合、パルスの高さ P_h を変化させる事により電子ビーム強度を、パルスの幅 P_w を変化させることにより出力される電子ビームの電荷の総量を制御する事が可能である。

【0084】

従って、入力信号に応じて、電子放出素子を変調する方式としては、電圧変調方式、パルス幅変調方式等が採用できる。電圧変調方式を実施するに際しては、変調信号発生器 127 として、一定長さの電圧パルスを発生し、入力されるデータに応じて適宜パルスの波高値を変調するような電圧変調方式の回路を用いることができる。

【0085】

パルス幅変調方式を実施するに際しては、変調信号発生器 127 として、一定の波高値の電圧パルスを発生し、入力されるデータに応じて適宜電圧パルスの幅を変調するようなパルス幅変調方式の回路を用いることができる。

【0086】

シフトレジスタ 124 やラインメモリ 125 は、デジタル信号式のものをアナログ信号式のものを採用できる。画像信号のシリアル／パラレル変換や記憶が所定の速度で行なわれれば良いからである。

【0087】

デジタル信号式を用いる場合には、同期信号分離回路 126 の出力信号 D A T A をデジタル信号化する必要があるが、これには 126 の出力部に A/D 変換器を設ければ良い。これに関連してラインメモリ 125 の出力信号がデジタル信号かアナログ信号かにより、変調信号発生器 127 に用いられる回路が若干異なったものとなる。即ち、デジタル信号を用いた電圧変調方式の場合、変調信号発生器 127 には、例えば D/A 変換回路を用い、必要に応じて増幅回路などを付加する。パルス幅変調方式の場合、変調信号発生器 127 には、例えば高速の発振器および発振器の出力する波数を計数する計数器（カウンタ）及び計数器の出力値と前記メモリの出力値を比較する比較器（コンパレータ）を組み合わせた回路を用いる。必要に応じて、比較器の出力するパルス幅変調された変調信号を電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付加することもできる。

【0088】

アナログ信号を用いた電圧変調方式の場合、変調信号発生器 127 には、例えばオペアンプなどを用いた増幅回路を採用でき、必要に応じてレベルシフト回路などを付加することもできる。パルス幅変調方式の場合には、例えば、電圧制御型発振回路（VCO）を採用でき、必要に応じて電子放出素子の駆動電圧まで電圧増幅するための増幅器を付加することもできる。

【0089】

このような構成をとり得る本発明を適用可能な画像表示装置においては、各電子放出素子に、容器外端子 D o x 1 乃至 D o x m、D o y 1 乃至 D o y n を介して電圧を印加することにより、電子放出が生ずる。高圧端子 H v を介してメタルバック 105、あるいは透明電極（不図示）に高圧を印加し、電子ビームを加速する。加速された電子は、蛍光膜に衝突し、発光が生じて画像が形成される。

【0090】

ここで述べた画像表示装置の構成は、本発明を適用可能な画像表示装置の一例

であり、本発明の技術思想に基づいて種々の変形が可能である。入力信号については、NTSC方式を挙げたが入力信号はこれに限られるものではなく、PAL、SECAM方式など他、これよりも、多数の走査線からなるTV信号（例えば、MUSE方式をはじめとする高品位TV）方式をも採用できる。

【0091】

本発明の画像表示装置は、テレビジョン放送の表示装置、テレビ会議システムやコンピューター等の表示装置の他、感光性ドラム等を用いて構成された光プリンターとしての画像表示装置等としても用いることができる。

【0092】

【実施例】

以下、本発明の実施例を詳細に説明する。

【0093】

【実施例1】

本実施例により作製した電子放出素子の製造工程を図8を用いて詳細に説明する。

【0094】

まず、基板1に石英を用い、十分洗浄を行った後、スパッタ法によりカソード電極5として厚さ500nmのTaを成膜した（図8（a））。

【0095】

ついでスパッタ法によりニッケル濃度0.02%の炭素膜2をカソード電極5上に12nm程度堆積した（図8（b））。雰囲気ガスはArを用いた。条件を以下に示す。

rf電源: 13.56MHz

rfパワー: 400W

ガス圧: 267mPa

基板温度: 300℃

ターゲット: グラファイト及びニッケルの混合ターゲット

【0096】

次に、水素雰囲気中で基板を600℃300分間ランプ加熱で熱処理を行った

。すると図8(c)に示すように、ニッケルが凝集しニッケルを中心とした粒子3が多数形成された。金属粒子の集合体(粒子群)10は図8(c)のように、炭素膜2の膜厚以上離れて存在している。熱処理によって形成したニッケル粒の濃度Pは、TEM観察により $P = 1 \times 10^{16}$ 個/cm³であった。

【0097】

このように作成した電子放出素子の電子放出特性を測定した。本実施例で作成した電子放出素子をカソードにして1mm離して電子放出素子と平行なアノード(面積は1mm²)に電圧を印加した。このときの電圧電流特性を図9に示す。尚、横軸は電界強度、縦軸は放出電流密度である。

【0098】

本実施例で作成した電子放出素子は、顕著な放電もなく、即ちコンディショニングのない良好な電子放出特性が確認できた。

【0099】

[実施例2]

本実施例により作製した電子放出素子の製造工程を図8を用いて詳細に説明する。

【0100】

まず、基板1に石英を用い、十分洗浄を行った後、スパッタ法によりカソード電極5として厚さ500nmのTaを成膜した(図8(a))。

【0101】

ついでスパッタ法によりコバルト濃度0.3%、水素濃度1%の炭素膜2をカソード電極5上に12nm程度堆積した(図8(b))。雰囲気ガスはArとH₂ガスを1:1の混合ガスを用いた。条件を以下に示す。

rf電源: 13.56MHz

グラファイトrfパワー: 1KW

コバルトrfパワー: 10W

ガス圧: 267mPa

基板温度: 300℃

ターゲット: グラファイト及びコバルト

【0102】

次に、アセチレンと水素の混合ガス雰囲気中で基板を600℃60分間ランプ加熱で熱処理を行った。実施例1で示した水素雰囲気の時よりも反応は速く、コバルトが凝集し結晶構造のコバルト粒3が形成された(図8(c))。このとき凝集したコバルト粒3以外のところではEDAX測定においてコバルトは検出限界以下であった。熱処理によって形成したコバルト粒の濃度は、TEM観察により $P = 1 \times 10^{17}$ 個/cm³であった。

【0103】

このように作成した電子放出素子の電子放出特性を測定した。本実施例で作成した電子放出素子をカソードにして1mm離して電子放出素子と平行なアノードに電圧を印加した。その結果、顕著な放電もなく、即ちコンディショニングのない良好な電子放出特性が確認できた。さらに実施例1と比べて硬度が小さい応力の少ない電子放出膜が形成できた。

【0104】

[実施例3]

本実施例により作製した電子放出素子の製造工程を図10を用いて詳細に説明する。

【0105】

まず、図10(a)に示すように、基板1にn⁺型Si基板を用い、スパッタ法によりカソード電極5として厚さ500nmのTaを成膜した。ついでHFCVD法により炭素膜2を30nm程度堆積した。HFCVD法の装置図を図11に示す。

【0106】

図11において、21は真空容器、22は基板、23は基板ホルダー、24は熱電子及び原料ガスを分解しイオンを発生させる熱源、25は基板に電圧を印加する基板バイアス用電極、26は熱源24から熱電子を引き出す電極、27は基板電圧と基板に流れる電流を観測するモニター機構、28は基板に電圧を印加する電源、29は基板電流をモニターする電流モニター機構、30は熱電子引き出し用電極に電圧印加する電圧印加機構、31は熱電子を引き出す電極に電圧を印

加する電源、32は機構27及び30を制御する成膜プロセス制御機構、33はガス導入口、34は真空容器21を真空中に排気する排気ポンプを示している。

【0107】

尚、基板ホルダー23と基板バイアス用電極25とは、セラミック板等で絶縁されている場合がある。また、熱源24には、不図示の電源により電圧が投入され、所望の温度になるように過熱される。このときの電源としては、直流でも交流でもよい。さらに、成膜プロセス制御機構32は、パソコン等で制御しても良いし、手動で制御できる構造でも良い。

【0108】

図11に示すHFCVD装置において、n⁺型シリコン基板を基板バイアス電極25上に配置し、排気ポンプ34を用いて、真空容器21内を 1×10^{-5} Paまで排気した。次に、ガス導入口33から水素ガスを10sccm導入し、 1×10^{-1} Paに保持した。その後、熱源24に14Vの交流電圧を印加し2100℃に加熱した後、電圧印加機構27を用いて基板バイアス電極25に150Vの直流電圧を印加し、電流モニター29で0.5mAの電流値が観測された。この状態を20分間保持し、基板クリーニングを行った。

【0109】

次に、水素ガスの導入を停止し、再度真空容器21内を 1×10^{-5} Paまで排気した後、メタンガスをガス導入口33から10sccm導入し、排気ポンプ34を用いて真空容器21内を 1×10^{-1} Pa保持した。次に、基板加熱機構を用いて基板22を30℃に設定した後、基板バイアス電極25に-150Vの直流電圧を印加した。次に、熱源24に15Vの交流電圧を印加し熱源24を2100℃に加熱した。次に、熱電子引出し電極26に電圧を印加し、基板22にイオンを照射した。この時、電流モニター機構29で観測される電流量が5mAになるように、熱電子引出し電極26の電圧値を90Vに設定し、この状態で10分間保持しSP³結合の多いDLC膜2を成膜した。

【0110】

ついでイオン注入法でコバルトを25keV、ドーズ量 3×10^{16} 個/cm²でDLC膜内に注入した(図10(b))。

【0111】

次に、アセチレン0.1%雰囲気中(99.9%水素)で基板を550℃30分間ランプ加熱で熱処理を行った。すると図10(c)に示すように、表面層(層2)ではコバルトが凝集し結晶構造のコバルト粒子3が部分的に形成された。そしてコバルト粒子3の集合体(粒子群)10が層2中に離散的に形成されていた。このとき凝集したコバルト粒以外のところの炭素膜ではEDAX測定においてコバルトは検出限界以下であった。一方DLC膜とSi基板の界面に近い部分(層2')ではコバルト粒の密度が多く、殆んど導電体として機能している。断面TEM像ではDLC膜内にコバルト粒が単結晶状態で存在しているのが見える。さらに拡大するとCo粒の周辺にグラファイト層が成長していることが観察された。熱処理によって形成したコバルト粒の濃度は、TEM観察により $P = 5 \times 10^{16}$ 個/cm³であった。水素濃度は4%であった。

【0112】

また、AFMで層2表面の凹凸を評価すると、P-V値(最大値-最小値)として4.4nm、rmsとして0.28nmという値で、平坦性が確保されていることがわかった。

【0113】

このように作成した電子放出素子の電子放出特性を測定した。本実施例で作成した電子放出素子をカソードにして1mm離して電子放出素子と平行なアノード(面積は1mm²)に電圧を印加した。このときの電圧電流特性を図12に示す。尚、横軸は電界強度、縦軸は放出電流密度である。

【0114】

本実施例で作成した電子放出素子は、顕著な放電もなく、即ちコンディショニングのない良好な電子放出特性が確認できた。電子放出点密度(ESD)は 1×10^6 個/cm²以上で、放出電流密度も10mA/cm²以上の大きい値が得られた。

【0115】

[実施例4]

本実施例により作製した電子放出素子の製造工程を図13を用いて詳細に説明

する。

【0116】

基板1にn+型Si基板を用い、スパッタ法によりカソード電極5として厚さ500nmのTaを成膜した。ついでHFCVD法により実施例3と同様にしてDLC膜2を15nm程度堆積した(図13(a))。膜厚は時間を短縮することとで調整した。

【0117】

ついでレジスト塗布及びパターニングし、その後イオン注入法でコバルトを25keV、ドーズ量 5×10^{16} 個/cm²でDLC膜内に注入した(図13(b))。レジストが配置されていない領域のみ部分的にコバルトが注入された。RPはシリコン基板内であり、実施例3のコバルトの低濃度層のみがカーボン膜内に形成された。パターニングしてイオン注入しているため、金属を含む粒子が形成される場所は決まっており、カソード電極側からDLC膜2の表面に向けて配列した領域(粒子の集合体10)が、DLC膜2内において、隣接して作成されることは無く、イオン注入濃度が多くても離散的に複数配置される。

【0118】

次に、アセチレン0.1%雰囲気中(99.9%水素)で基板を750℃60分間ランプ加熱で熱処理を行った。すると図13(c)に示すように、コバルトが凝集し結晶構造のコバルト粒子3が高濃度に形成された。さらに拡大するとCo粒の周辺にグラファイトのミクロな構造(グラフェン)4が形成されていることが観察された。

【0119】

このように作成した電子放出素子の電子放出特性を測定した。本実施例で作成した電子放出素子をカソードにして1mm離して電子放出素子と平行なアノードに電圧を印加した。その結果、顕著な放電もなく、即ちコンディショニングのない良好な電子放出特性が確認できた。

【0120】

[実施例5]

本実施例により作製した電子放出素子の製造工程を図14を用いて詳細に説明

する。

【0121】

基板1にn+型Si基板を用い、スパッタ法によりカソード電極5として厚さ500nmのTaを成膜した。ついでHF CVD法により実施例3と同様にしてDLC膜2を15nm程度堆積した(図14(a))。

【0122】

ついでスパッタ法でシリコン酸化膜200を25nm成膜した。その後イオン注入法でコバルトを25keV、ドーズ量 5×10^{15} 個/cm²でシリコン酸化膜及びDLC膜内に注入した(図14(b))。RPはシリコン酸化膜内であり、DLC膜の表面が1%と高濃度となる。

【0123】

バッファードフッ酸でシリコン酸化膜を除去した後に、アセチレン0.1%雰囲気(99.9%水素)で基板を550℃300分間ランプ加熱で熱処理を行った。すると図14(c)に示すように、コバルトが凝集し結晶構造のコバルト粒子3が表面で 2×10^{17} 個/cm³と高濃度に形成された。

【0124】

このように作成した電子放出膜の電子放出特性を測定した。本実施例で作成した膜をカソードにして1mm離して電子放出膜と平行なアノードに電圧を印加した。その結果、顕著な放電もなく、即ちコンディショニングのない良好な電子放出特性が確認できた。また、実施例3と比べると電子放出のための閾値は高いが放出点は多く、ESDは 1×10^7 個/cm²以上で10mA/cm²以上の電流密度が得られた。

【0125】

[実施例6]

本実施例により作製した電子放出素子の製造工程を図15を用いて詳細に説明する。

【0126】

まず、基板1に石英を用い、十分洗浄を行った後、スパッタ法によりカソード電極5として厚さ500nmのTaを成膜した。

【0127】

ついでスパッタ法により炭素膜6をカソード電極5上に12nm程度堆積した。雰囲気ガスはAr/H₂を用いた。条件を以下に示す。

rf電源: 13.56MHz

rfパワー: 400W

ガス圧: 267mPa

基板温度: 300℃

ターゲット: グラファイト

【0128】

ついでターゲットをコバルトとグラファイトのマルチターゲットでコバルト濃度8%の炭素膜を炭素膜6上に12nm程度堆積した。雰囲気ガスはAr/H₂を用いた。条件を以下に示す。

rf電源: 13.56MHz

グラファイトrfパワー: 600W

コバルトrfパワー: 10W

ガス圧: 267mPa

基板温度: 300℃

ターゲット: グラファイト及びコバルト

尚、この工程ではグラファイトターゲット側のパワーを上昇させコバルト比率を徐々に下げていった。表面ではCo濃度は0.1%とした。

【0129】

次に、アセチレン0.1%雰囲気中(99.9%水素)で600℃300分の熱処理を行った。すると図15に示すように、コバルトが凝集し結晶構造のコバルト粒子3が形成された。Ta電極5から、アモルファスカーボンからなる高抵抗層6、Co粒子3が高濃度に配置された低抵抗Co-C層2'、Co粒子3が低濃度に配置された層2という順番の積層構造が形成された。層2内には、カソード電極5側から層2の表面に向けてコバルト粒子3が配列した領域(粒子の集合体)10が離散して形成される。このような構成では最下層の高抵抗層6は電子放出の際に電子が出過ぎないように電流制限抵抗として働き、均一な電子放出

に寄与する。真ん中の低抵抗層 2' ではコバルト粒の密度が高く高抵抗層 6 を通った電子はコバルト粒子に入り、上方へ電界で伝導する。この低抵抗層 2' は誘電体というよりは導電体として作用する。表面付近はコバルト粒子の密度が少なく、電界集中をしやすい構造になり、真空に電子を放出する。

【0130】

このように作成した電子放出素子の電子放出特性を測定した。本実施例で作成した電子放出素子をカソードにして 1 mm 離して電子放出素子と平行なアノードに電圧を印加した。その結果、顕著な放電もなく、即ちコンディショニングのない良好で、かつ均一な発光特性を示す電子放出特性が確認できた。

【0131】

【実施例 7】

図 16 (a) に本実施例により作製した電子放出素子の断面模式図、及び図 16 (b) に平面模式図を示す。

【0132】

1 は基板、5 はカソード電極、7 は絶縁層、8 はゲート電極、2 は電子放出膜である。また、W1 はゲート電極 8 に設けられた孔の径である。Vg はゲート電極 8 とカソード電極 5 の間に印加される電圧、Va はゲート電極 8 とアノード 12 間に印加される電圧、Ie は電子放出電流である。

【0133】

素子を駆動させるために Vg, Va を印加すると、孔の中に強い電界が形成され、Vg や絶縁層 7 の厚さ、形状、絶縁層の誘電率等により孔内部の等電位面の形状が定められる。孔の外では主にアノード 12 との距離 H にもよるが Va によりほぼ平行な等電位面となる。

【0134】

電子放出膜 2 にかかる電界がある閾値を超えると電子放出膜から電子が放出される。孔から出た電子は今度はアノード 12 に向かって加速され、アノード 12 に設けられている蛍光体（不図示）に衝突し発光する。

【0135】

以下に、本実施例の電子放出素子の製造工程を図 4 を用いて詳細に説明する。

【0136】

(工程1)

まず、図4(a)に示すように、基板1に石英を用い、十分洗浄を行った後スパッタ法によりカソード電極5として厚さ500nmのTaを形成した。

【0137】

(工程2)

ついでHFCVD法により炭素膜2を30nm程度堆積した。このときはDLCが成長する条件で形成した。成長条件を以下に示す。

ガス: CH₄

基板バイアス: -50V

ガス圧: 267mPa

基板温度: 室温

フィラメント: タングステン

フィラメント温度: 2100℃

裏面バイアス: 100V

【0138】

(工程3)

ついでイオン注入法でコバルトを25keV, ドーズ量 3×10^{16} 個/cm²でDLC膜2内に注入した。

【0139】

(工程4)

次に、アセチレン0.1%雰囲気中(99.9%水素)で基板を550℃60分間ランプ加熱で熱処理を行った。

【0140】

(工程5)

次に、図4(b)に示すように、絶縁層7として厚さ1μmのSiO₂、ゲート電極8として厚さ100nmのTaをこの順で堆積した。

【0141】

(工程6)

次に、図4(c)に示すように、フォトリソグラフィーで、ポジ型フォトレジスト(AZ1500/クラリアント社製)のスピンコーティング、フォトマスクパターンを露光し、現像し、マスクパターンを形成した。

【0142】

(工程7)

図4(d)に示すように、マスクパターンをマスクとして、Taのゲート電極8をCF₄ガスを用いてドライエッチングし、ついでSiO₂膜7をバッファードフッ酸でエッチングして、開口9を形成した。

【0143】

(工程8)

マスクパターンを完全に除去し、本実施例の電子放出素子を完成させた。尚、膜応力は少なく、膜はがれその他のプロセス上の問題は起きなかった。

【0144】

以上のようにして作製した電子放出素子の上方に、図16のようにアノード電極12を配置して、電極5、8間に電圧を印加し駆動した。図17は上記形成により作成した電子放出素子の電圧電流特性のグラフである。本発明により低電圧で電子を放出することができた。実際の駆動電圧は、 $V_g = 20\text{ V}$ 、 $V_a = 10\text{ k V}$ 、電子放出素子とアノード12との距離Hを1mmとして、電子源を形成することができた。

【0145】

ここでは、図16に示すように電子放出部をほぼ円形の孔で記述しているが、この電子放出部の形状は特に限定されず、例えばライン状に形成しても構わない。作成方法はパターンニング形状を変えるだけで全く同様である。ラインパターンを複数並べることも可能で放出面積は大きくとることが可能となる。

【0146】

[実施例8]

上記実施例7で作成した電子放出素子を用いて画像表示装置を作製した。実施例7で示した素子を100×100のマトリクス状に配置した。配線は、図5のようにX側をカソード電極5に、Y側をゲート電極8に接続した。素子は、

横 300 μ m、縦 300 μ m のピッチで配置した。素子上部には蛍光体を配置した。この結果、マトリクス駆動が可能で高輝度で高精細な画像表示装置が形成できた。

【0147】

【発明の効果】

以上説明したように、本発明は、コンディショニングという工程がなく、低閾値で電子放出可能な電子放出素子を提供できる。さらに、電子ビーム径が小さい、低電圧で高効率な電子放出が可能で、製造プロセスが容易な電子放出素子を提供できる。

【0148】

また、本発明の電子放出素子を電子源や像表示装置に適用すると、性能に優れた電子源及び画像表示装置を実現できる。

【図面の簡単な説明】

【図1】

本発明に係る電子放出素子の構成を示す断面模式図である。

【図2】

本発明に係る実施態様の説明図である。

【図3】

本発明に係る実施態様の説明図である。

【図4】

本発明に係る電子放出素子の製造方法の一例を示した模式図である。

【図5】

本発明に係る単純マトリクス配置の電子源を示す構成図である。

【図6】

本発明に係る単純マトリクス配置の電子源を用いた画像表示装置を示す概略構成図である。

【図7】

本発明に係る単純マトリクス配置の電子源を用いた画像表示装置の駆動構成図である。

【図 8】

本発明に係る電子放出素子の第 1 実施例を示す模式図である。

【図 9】

本発明に係る電子放出素子の電圧電流特性を示す図である。

【図 10】

本発明に係る電子放出素子の第 3 実施例を示す模式図である。

【図 11】

本発明の第 3 実施例の装置図である。

【図 12】

本発明に係る電子放出素子の電圧電流特性を示す図である。

【図 13】

本発明に係る電子放出素子の第 4 実施例を示す模式図である。

【図 14】

本発明に係る電子放出素子の第 5 実施例を示す模式図である。

【図 15】

本発明に係る電子放出素子の第 6 実施例を示す模式図である。

【図 16】

本発明に係る電子放出素子を示す断面模式図及び平面模式図である。

【図 17】

本発明に係る電子放出素子の電圧電流特性を示す図である。

【図 18】

従来の電子放出素子を用いた 3 極構成による画像表示装置の一例を模式的に示した図である。

【符号の説明】

- 1 基板
- 2 炭素膜
- 3 金属を含む粒子
- 4 グラフェン
- 5 カソード電極

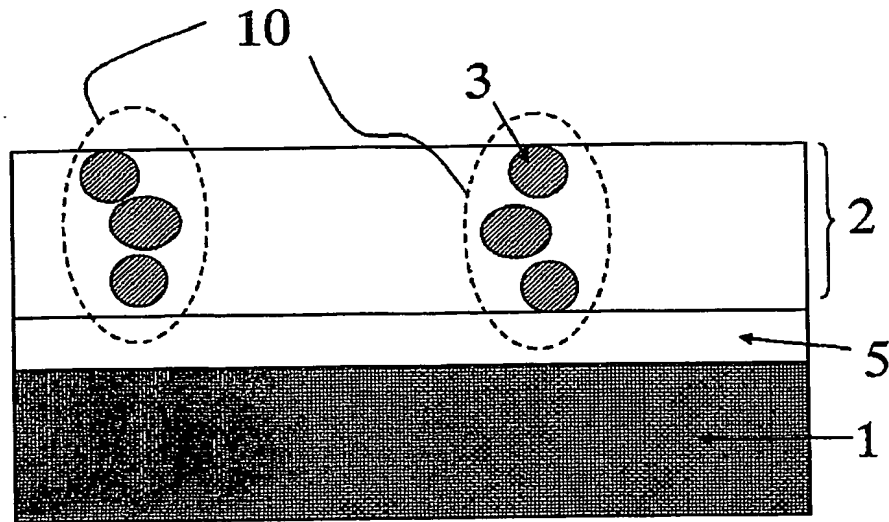
- 6 炭素膜からなる高抵抗層
- 7 絶縁層
- 8 ゲート電極
- 9 開口
- 10 集合体 (粒子群)
- 12 アノード
- 21 真空容器
- 22 基板
- 23 基板ホルダー
- 24 熱源
- 25 基板バイアス用電極
- 26 熱電子を引き出す電極
- 27 電流モニター機構
- 28 電源
- 29 電流モニター機構
- 30 電圧印加機構
- 31 電源
- 32 成膜プロセス制御機構
- 33 ガス導入口
- 34 排気ポンプ
- 91 電子源基板
- 92 X方向配線
- 93 Y方向配線
- 94 電子放出素子
- 101 リアプレート
- 102 支持枠
- 103 ガラス基体
- 104 蛍光膜
- 105 メタルバック

- 1 0 6 フェースプレート
- 1 0 7 外囲器
- 1 1 3 高圧端子
- 1 2 1 画像表示パネル
- 1 2 2 走査回路
- 1 2 3 制御回路
- 1 2 4 シフトレジスタ
- 1 2 5 ラインメモリ
- 1 2 6 同期信号分離回路
- 1 2 7 変調信号発生器
- 2 0 0 シリコン酸化膜
- 1 0 0 1 基板
- 1 0 0 2 ゲート電極層
- 1 0 0 3 絶縁層
- 1 0 0 4 カソード電極層
- 1 0 1 2 アノード
- 1 0 1 3 蛍光体
- 1 0 1 4 電子放出素子

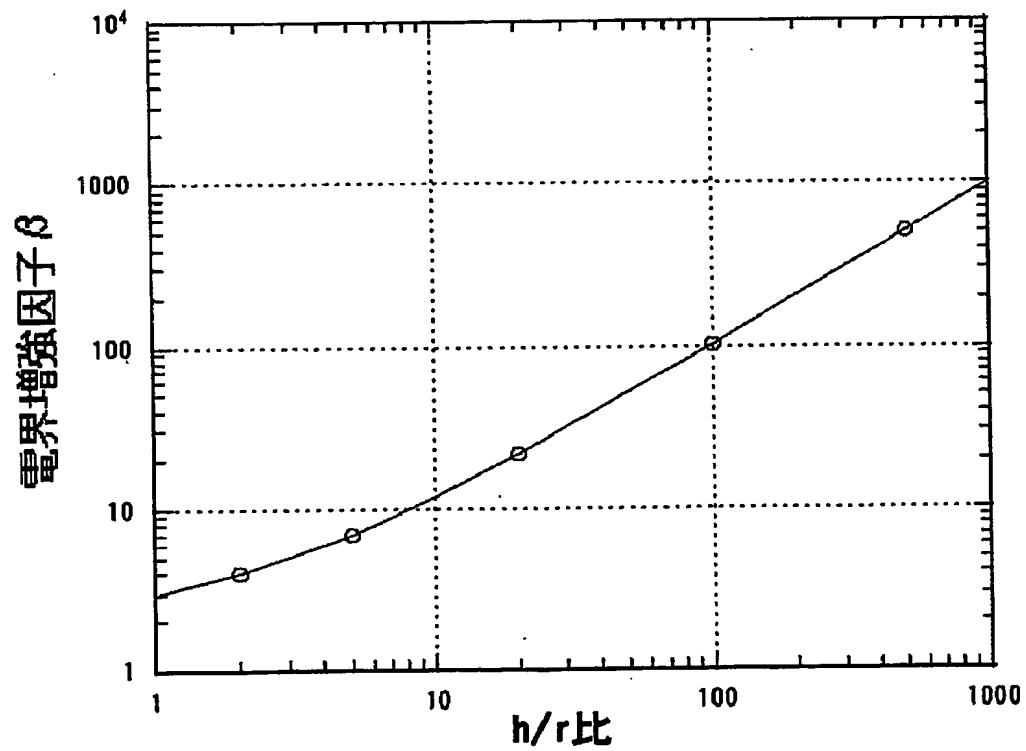
【書類名】

図面

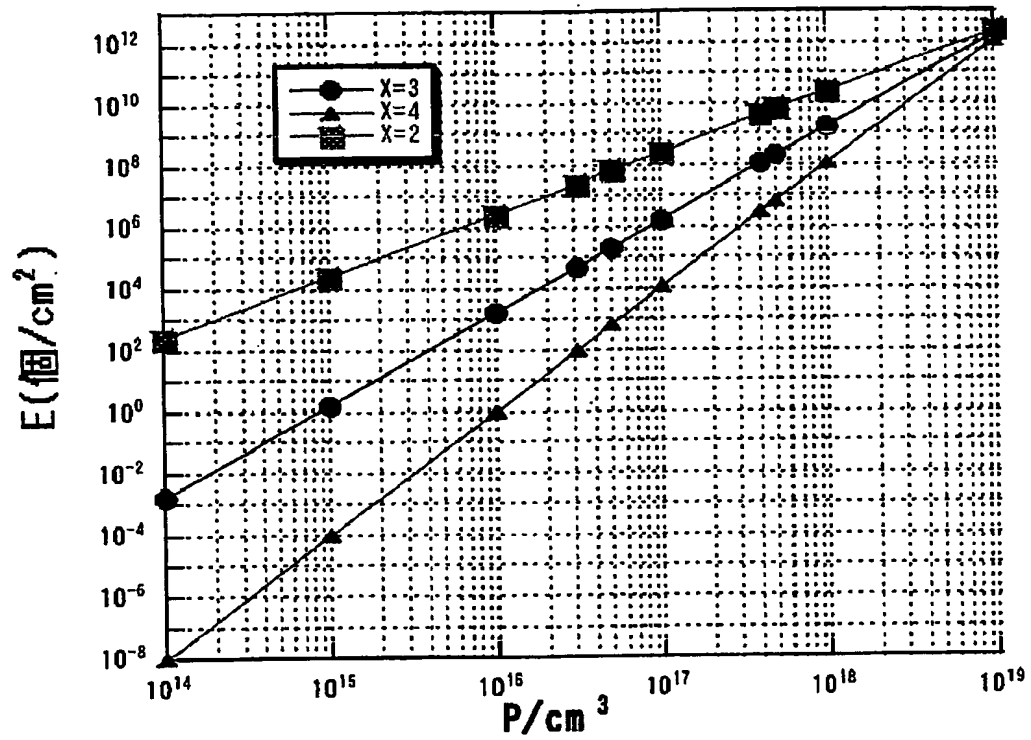
【図 1】



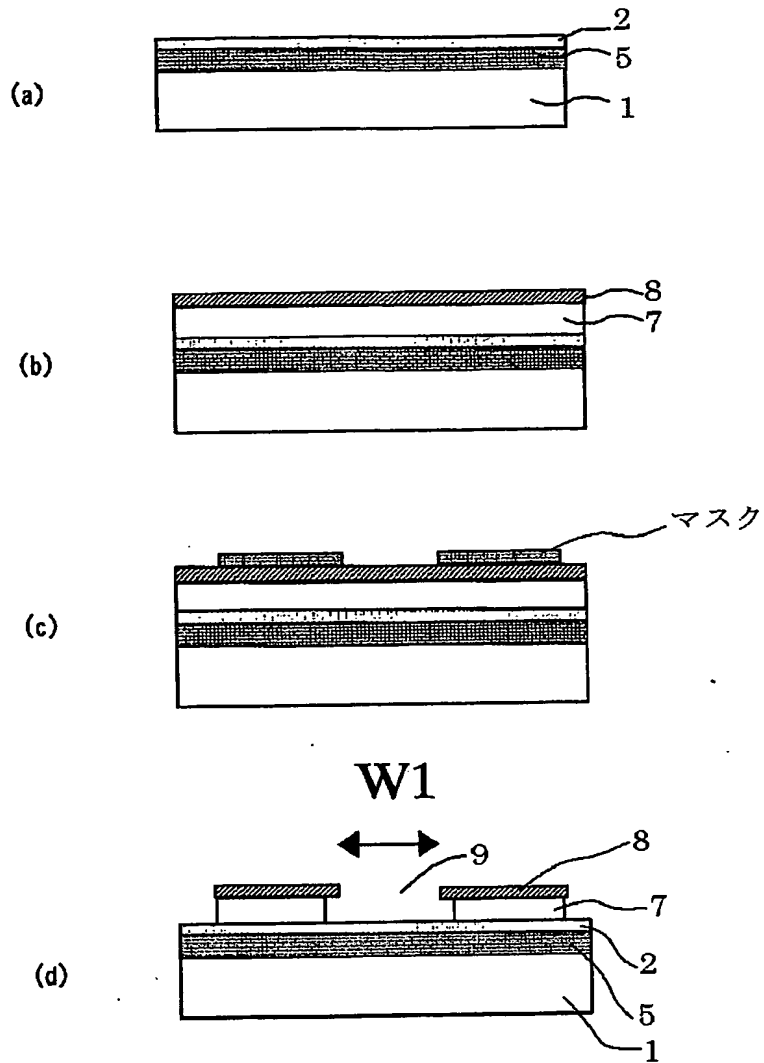
【図 2】



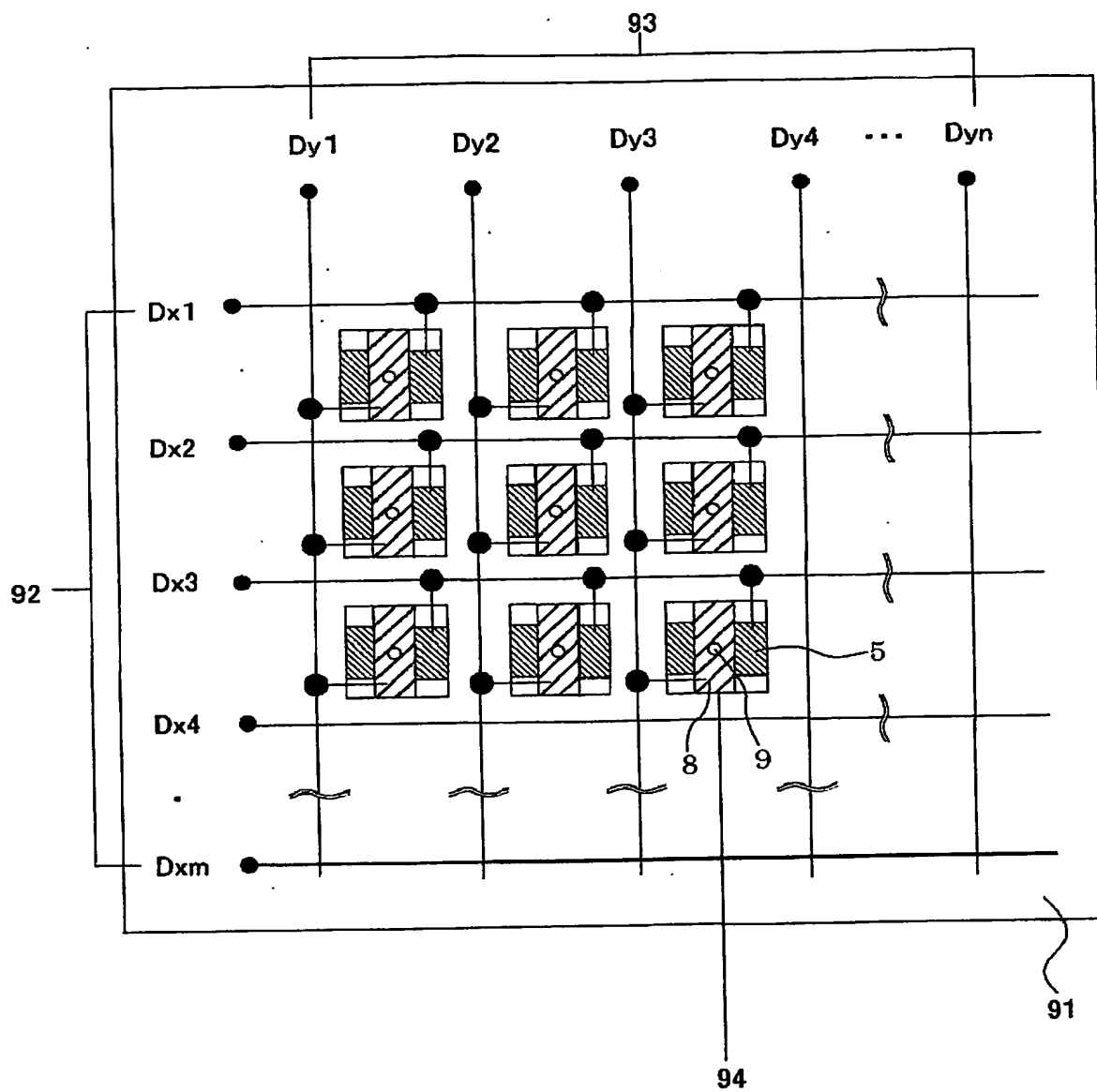
【図 3】



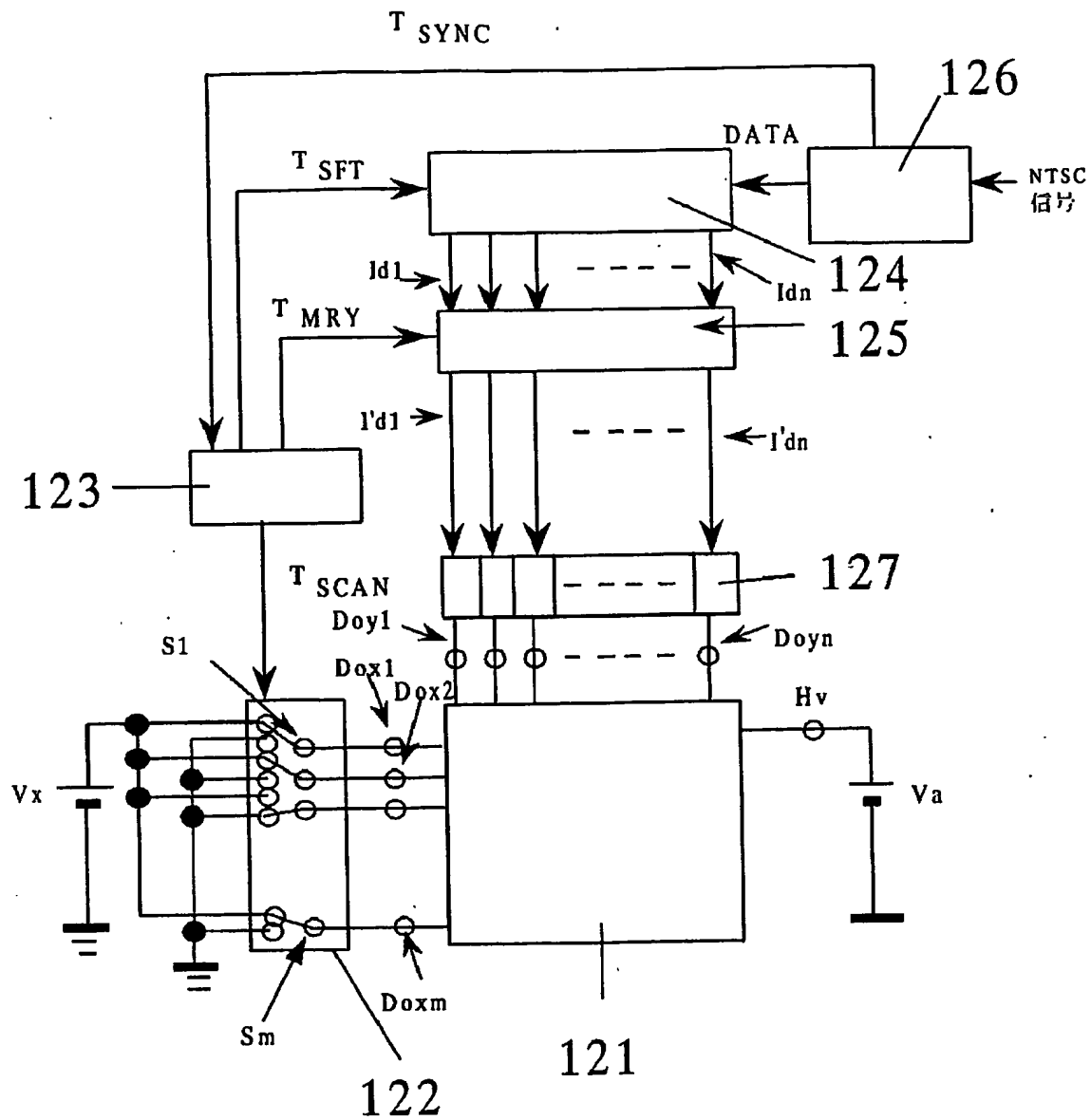
【図 4】



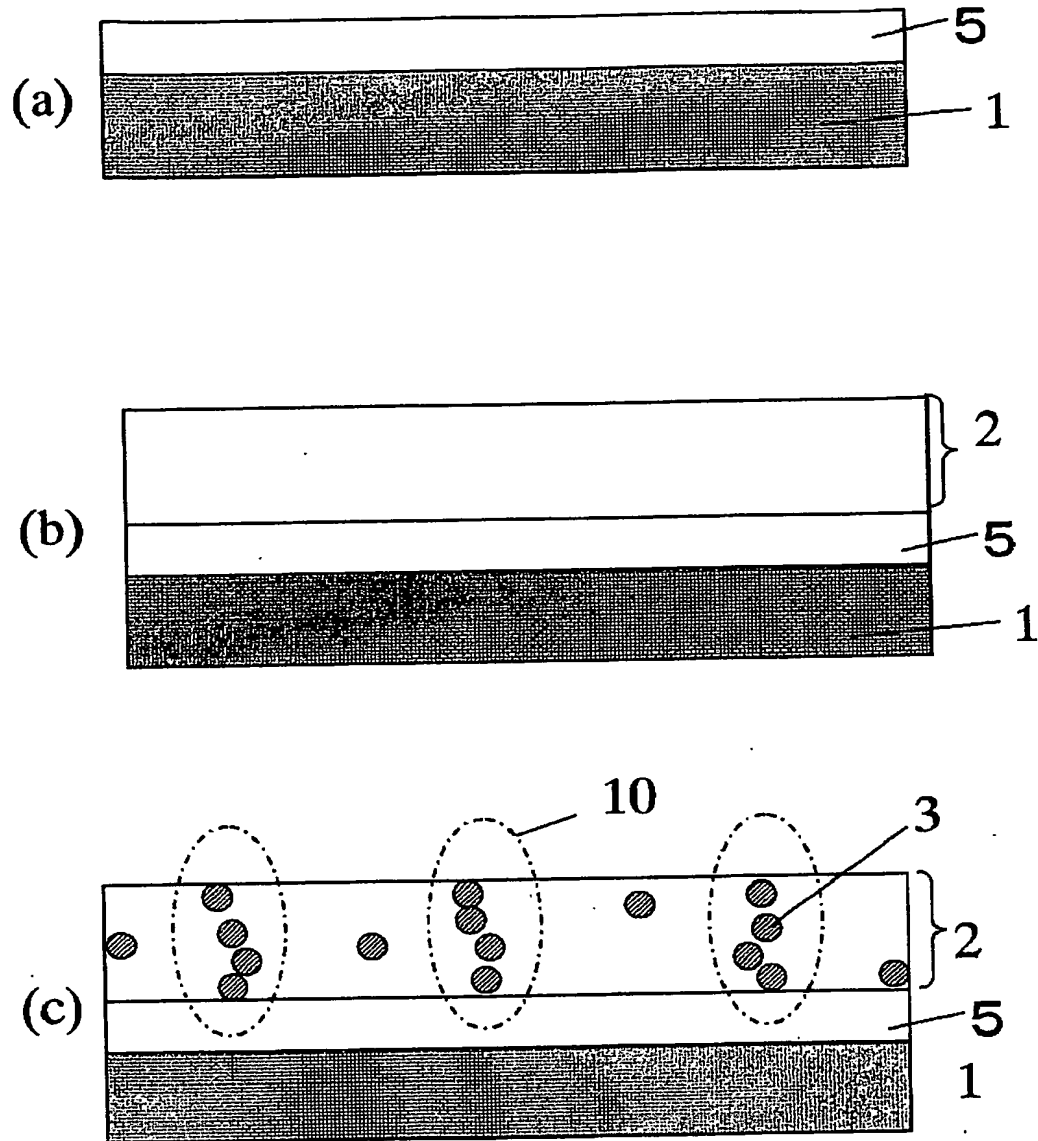
【図 5】



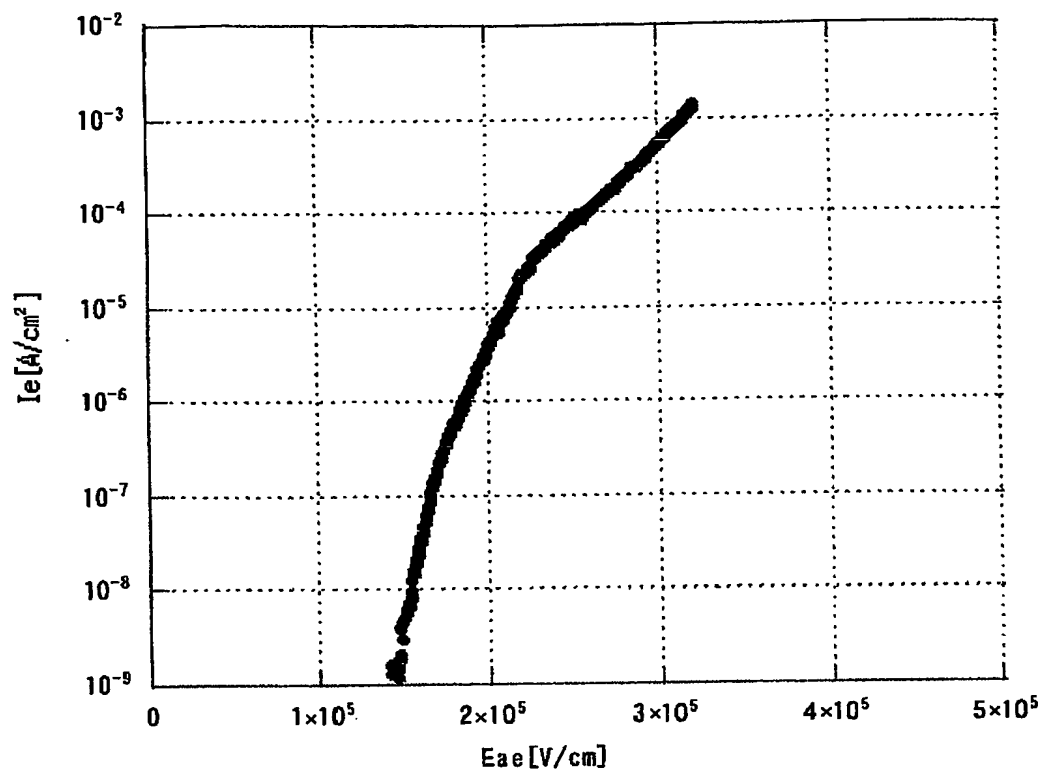
【図 7】



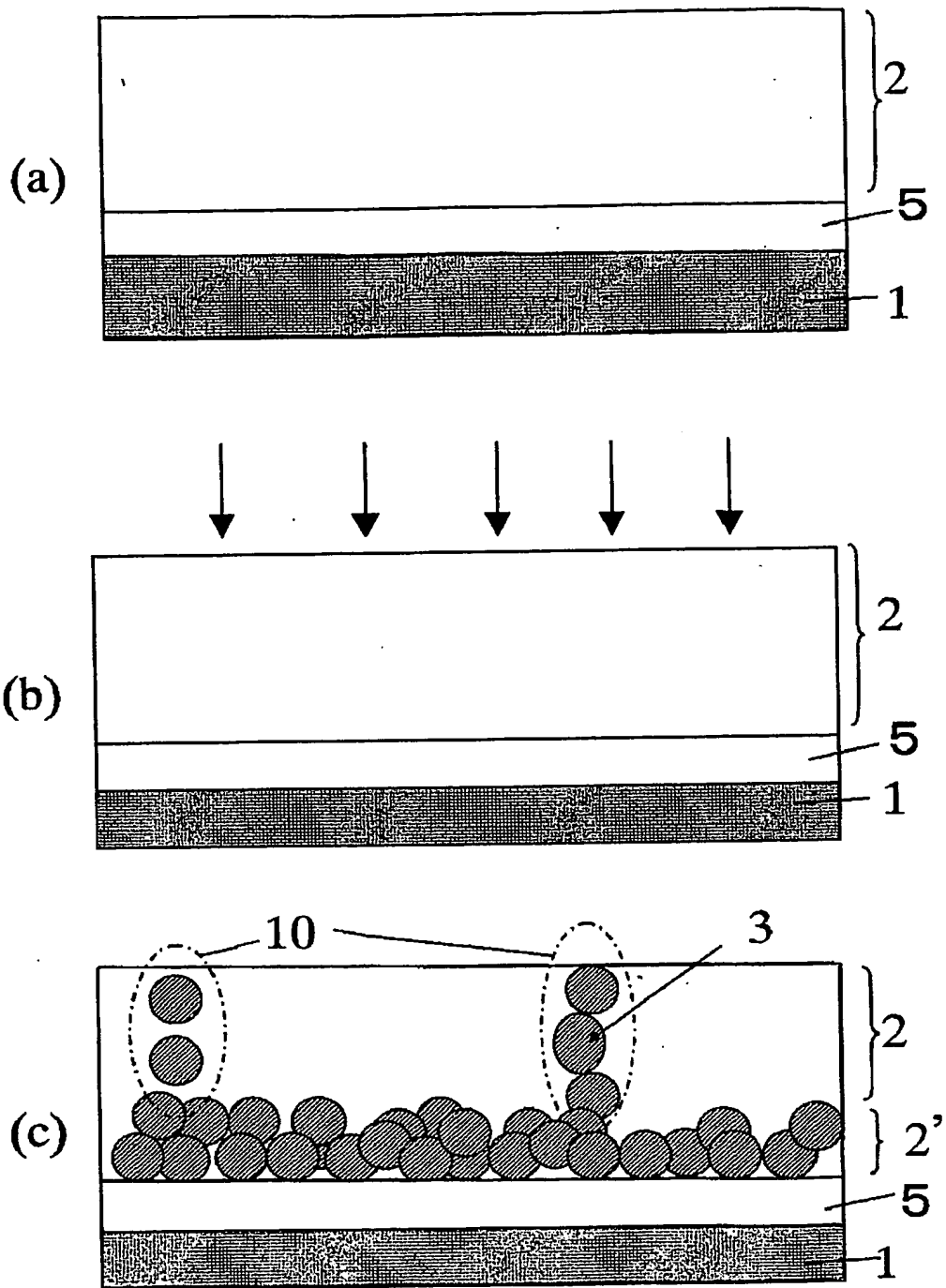
【図 8】



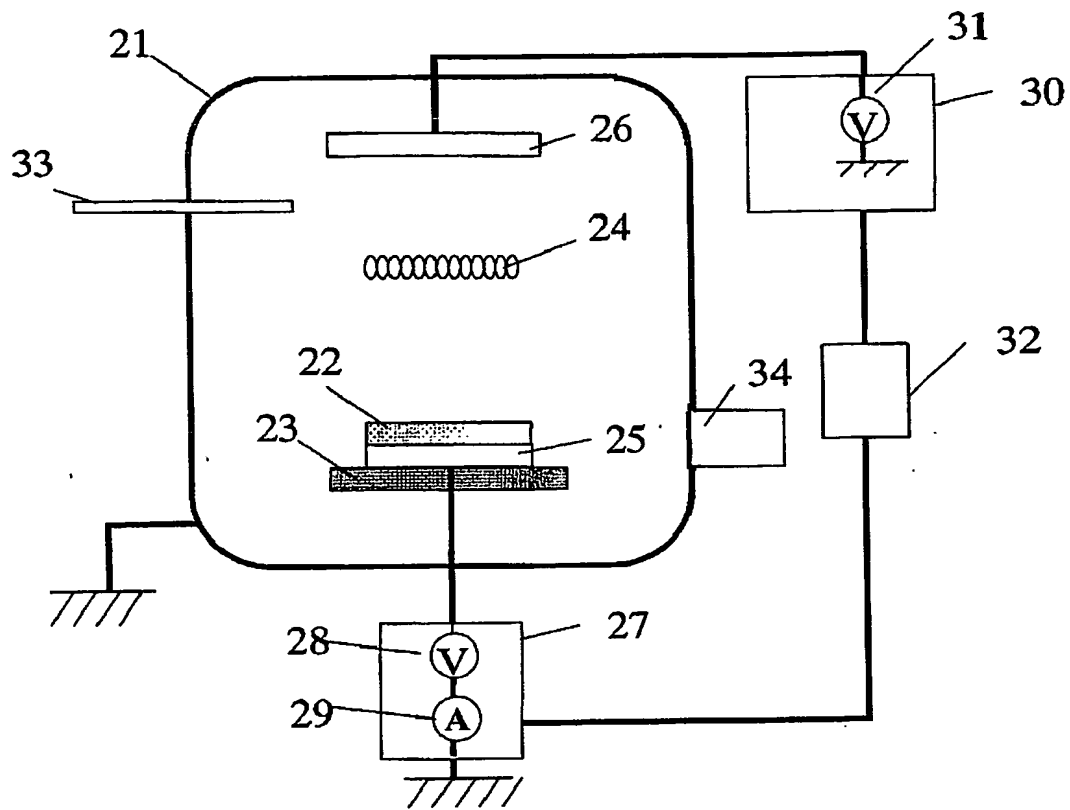
【図9】



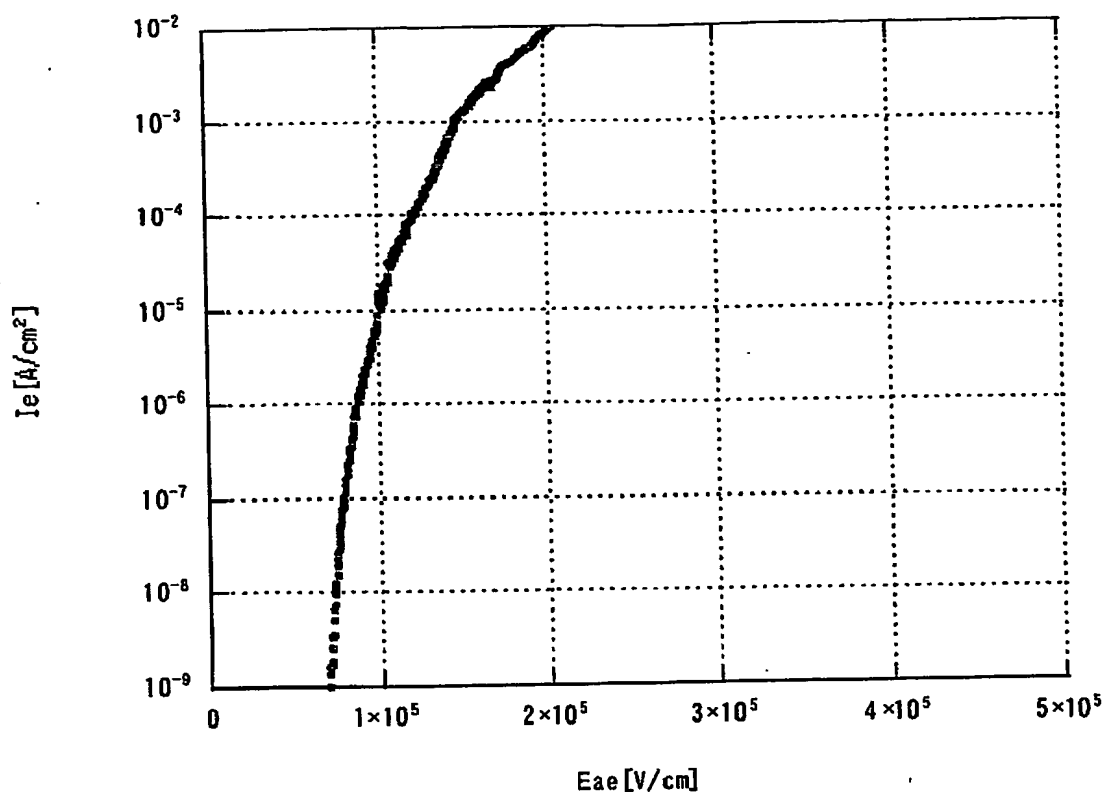
【図10】



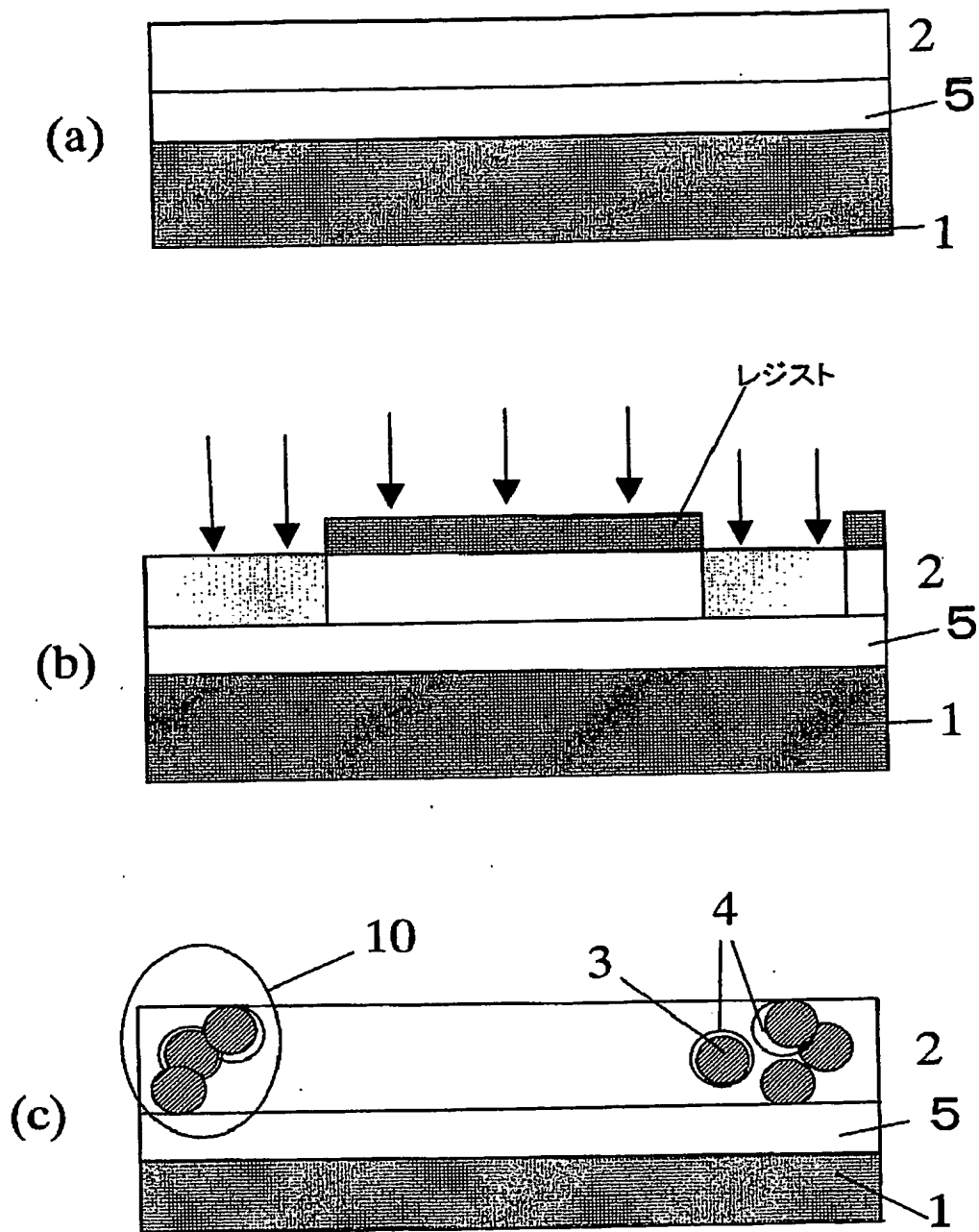
【図 11】



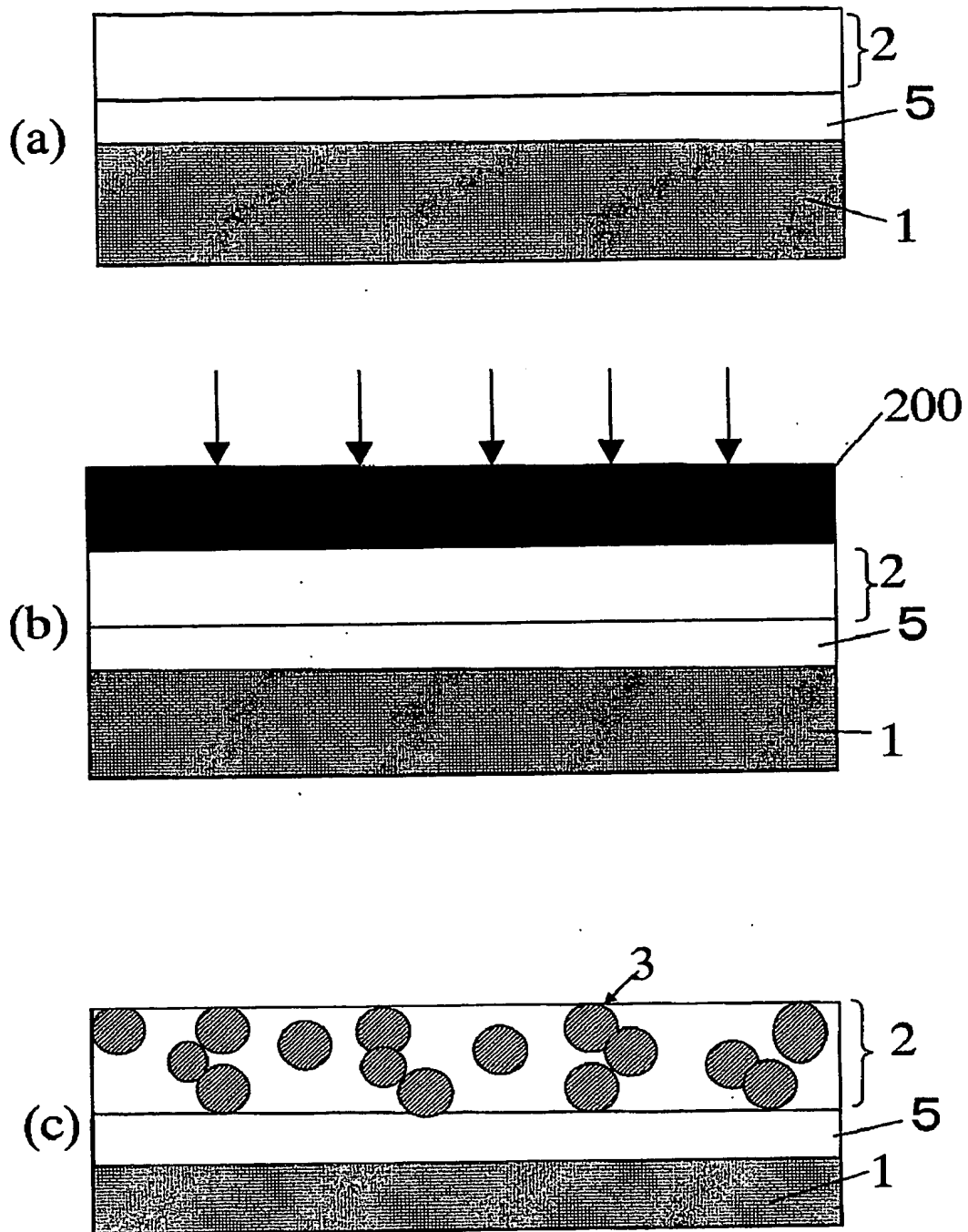
【図 12】



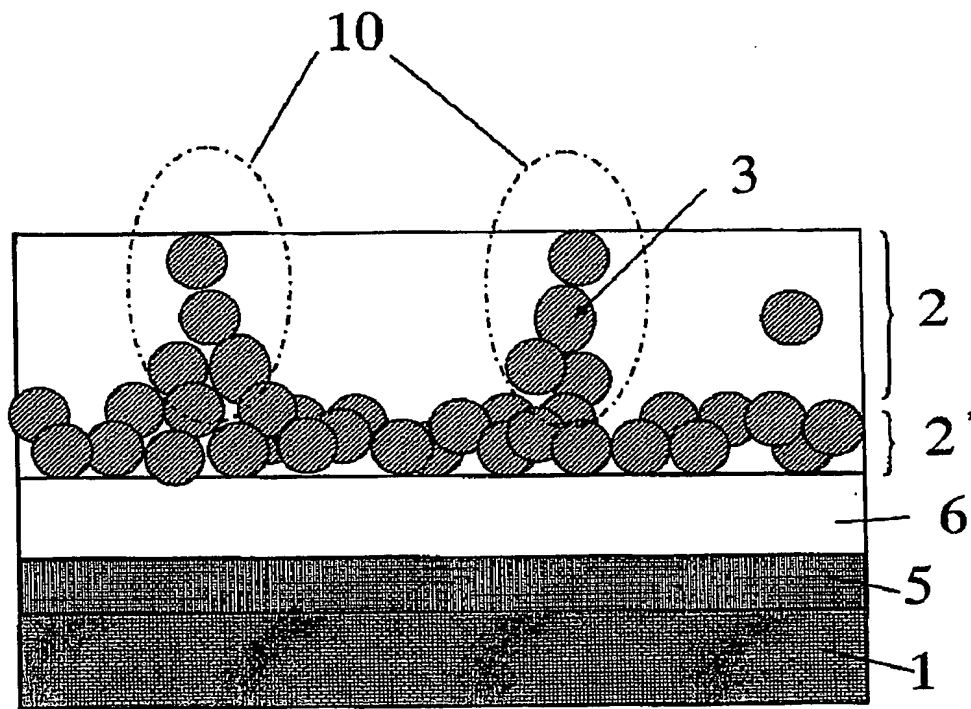
【図13】



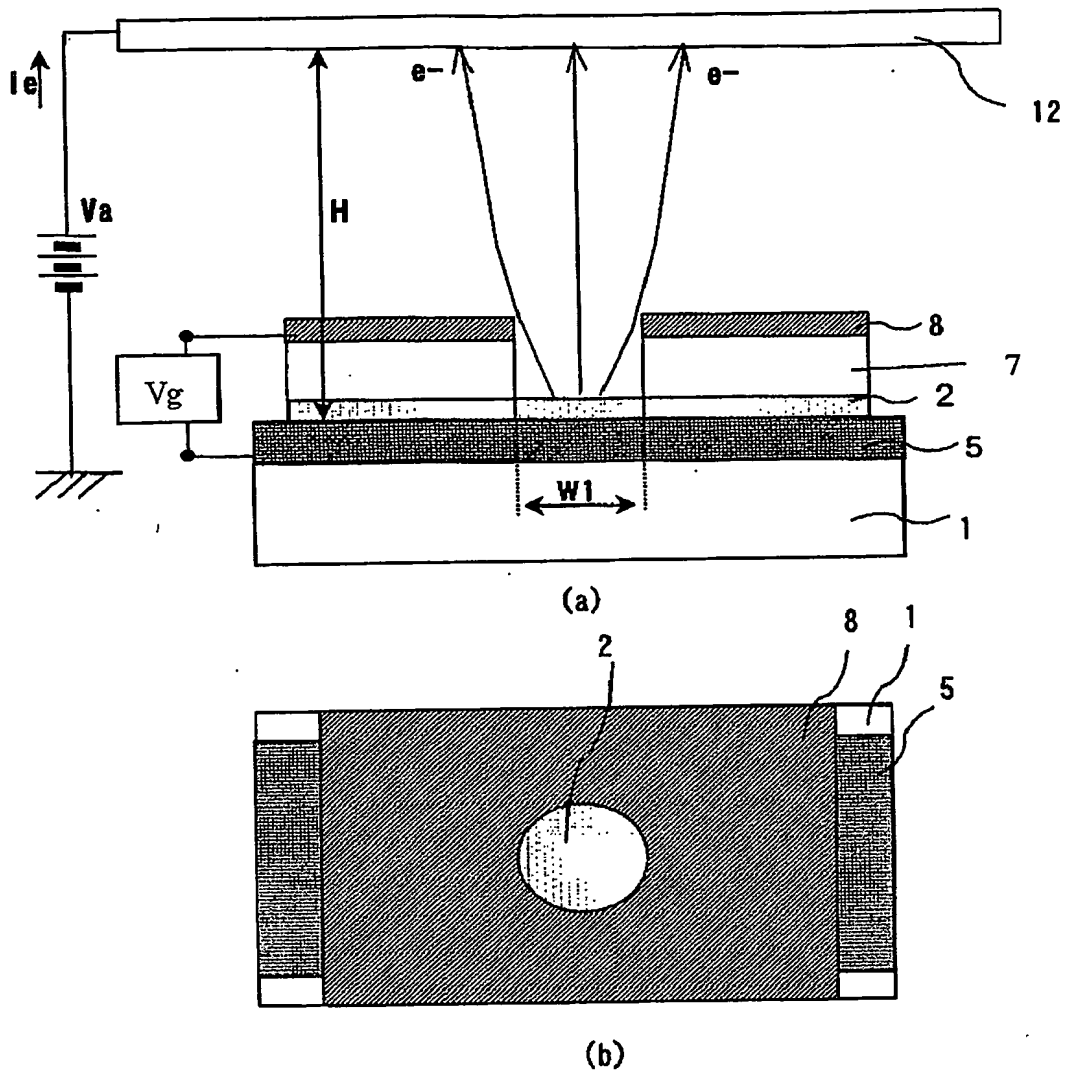
【図14】



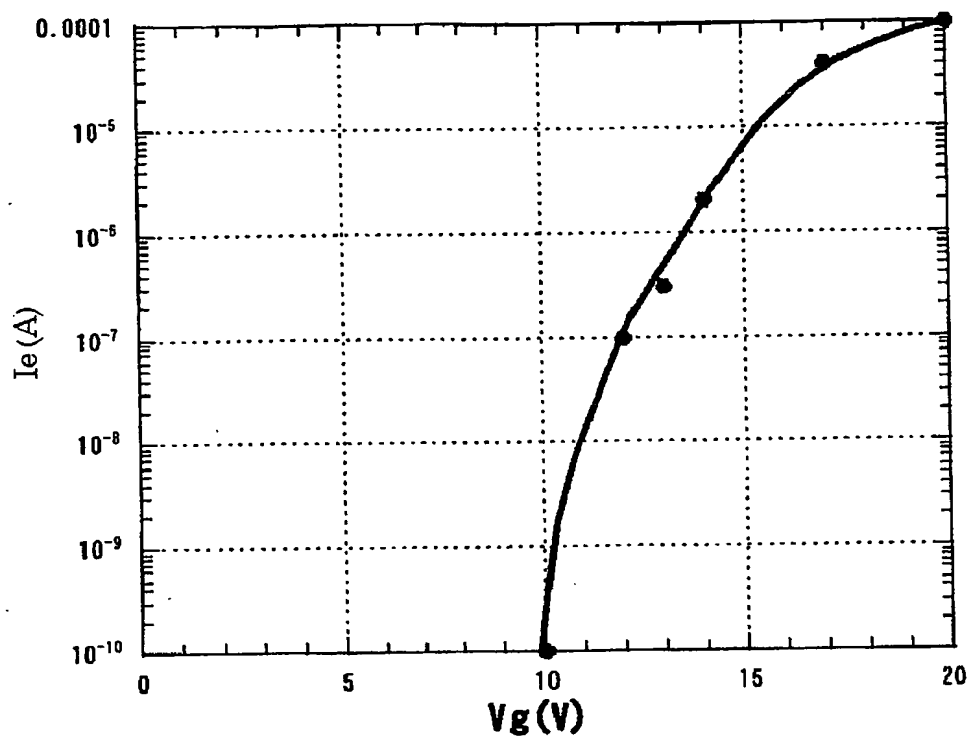
【図15】



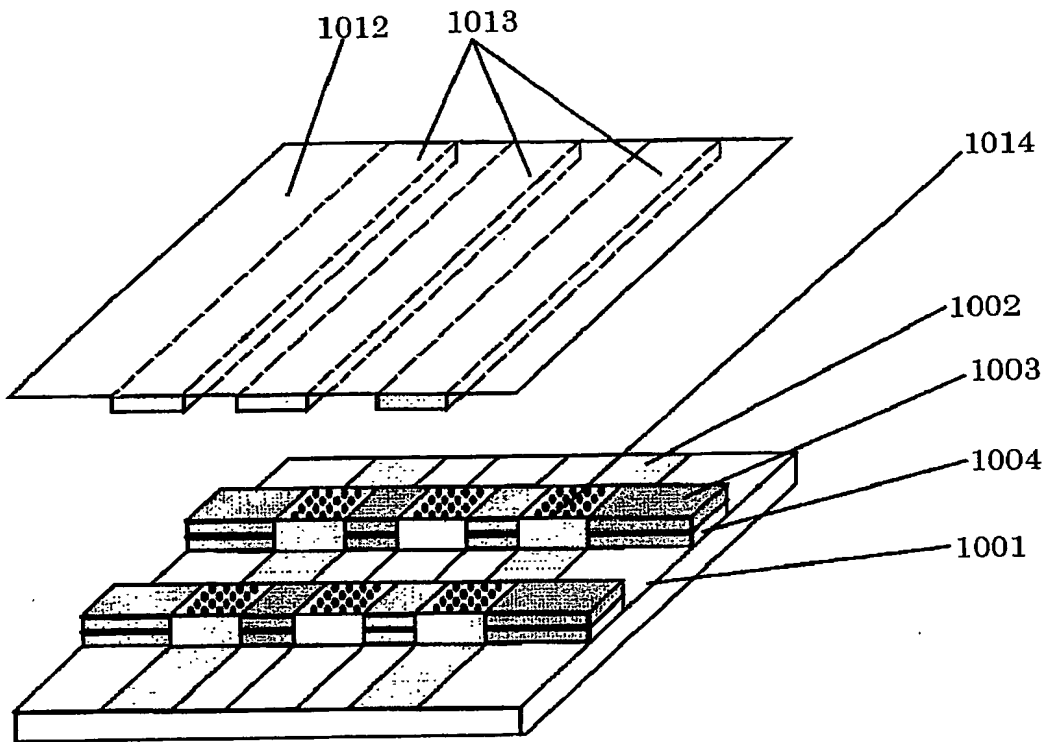
【図 16】



【図 17】



【図18】



【書類名】 要約書

【要約】

【課題】 電子ビーム径が小さく、電子放出面積が大きく、低電圧で高効率な電子放出が可能で、製造プロセスが容易な電界放出型の電子放出素子を提供する。

【解決手段】 カソード電極 5 に電氣的に接続された層 2 と、該層 2 を構成する材料の抵抗率よりも抵抗率の低い材料を主体とする複数の粒子 3 とを有し、層 2 内の粒子 3 の密度が、 1×10^{14} 個/cm³以上 5×10^{18} 個/cm³以下であることを特徴とする。

【選択図】 図 1

特願 2002-172213

出 願 人 履 歴 情 報

識別番号

[000001007]

1. 変更年月日

1990年 8月30日

[変更理由]

新規登録

住 所

東京都大田区下丸子3丁目30番2号

氏 名

キヤノン株式会社